

UNIVERSIDAD DE PAMPLONA FACULTAD DE INGENIERÍAS Y ARQUITECTURA DEPARTAMENTO DE INGENIERÍAS ELÉCTRICA, ELECTRÓNICA, SISTEMAS Y TELECOMUNICACIONES PROGRAMA DE INGENIERÍA EN TELECOMUNICACIONES

TRABAJO DE GRADO PARA OPTAR EL TÍTULO DE INGENIERO EN TELECOMUNICACIONES

TÍTULO: DISEÑO E IMPLEMENTACIÓN DE UN AMPLIFICADOR DE BAJO RUIDO Y ANTENA PARCHE EN 900MHz

> Autor: LUIS MIGUEL IBARRA PÁEZ

Director: Ing. EDWIN MAURICIO SEQUEDA ARENAS

> PAMPLONA-COLOMBIA Abril de 2017



UNIVERSIDAD DE PAMPLONA FACULTAD DE INGENIERÍAS Y ARQUITECTURA DEPARTAMENTO DE INGENIERÍAS ELÉCTRICA, ELECTRÓNICA, SISTEMAS Y TELECOMUNICACIONES PROGRAMA DE INGENIERÍA EN TELECOMUNICACIONES

TRABAJO DE GRADO PARA OPTAR EL TÍTULO DE INGENIERO EN TELECOMUNICACIONES

TÍTULO: DISEÑO E IMPLEMENTACIÓN DE UN AMPLIFICADOR DE BAJO RUIDO Y ANTENA PARCHE EN 900MHz

> Autor: LUIS MIGUEL IBARRA PÁEZ

Director: Ing. EDWIN MAURICIO SEQUEDA ARENAS

JURADO CALIFICADOR: M.Sc WILLIAM VILLAMIZAR ROZO M.Sc NYDIA SUSANA SANDOVAL Ing. EDWIN MAURICIO SEQUEDA ARENAS

PAMPLONA-COLOMBIA ABRIL de 2017 UNIVERSIDAD DE PAMPLONA FACULTAD DE INGENIERÍAS Y ARQUITECTURA DEPARTAMENTO DE INGENIERÍAS ELÉCTRICA, ELECTRÓNICA, SISTEMAS Y

> TELECOMUNICACIONES PROGRAMA DE INGENIERÍA EN TELECOMUNICACIONES

TRABAJO PRESENTADO PARA OPTAR POR ÉL TITULO DE INGENIERO EN TELECOMUNICACIONES

TEMA: DISEÑO E IMPLEMENTACIÓN DE UN AMPLIFICADOR DE BAJO RUIDO Y ANTENA PARCHE EN 900MHz

> FECHA DE INCIO DEL TRABAJO: *SEPTIEMRBRE de 2015* FECHA DE TERMINACION DEL TRABAJO: *ABRIL de 2017*

NOMBRES Y FIRMAS DE AUTORIZACIÓN PARA LA SUSTENTACION:

LUIS MIGUEL IBARRA PÁEZ AUTOR

Ing. EDWIN MAURICIO SEQUEDA ARENAS DIRECTOR

M.Sc WILLIAM VILLAMIZAR ROZO DIRECTOR DEL PROGRAMA

JURADO CALIFICADOR:

M.Sc WILLIAM VILLAMIZAR ROZO M.Sc NYDIA SUSANA SANDOVAL

Ing. EDWIN MAURICIO SEQUEDA ARENAS

PAMPLONA N. S. COLOMBIA ABRIL de 2017 ACTA DE SUSTENTACIÓN

DEDICATORIA

AGRADECIMIENTOS

TABLA DE CONTENIDO

DEDICATORIA	6
AGRADECIMIENTOS	7
INDICE DE FIGURAS	10
INDICE DE ECUACIONES	13
INDICE DE TABLAS	14
INDICE DE ANEXOS	15
RESUMEN	16
ABSTRACT	17
INTRODUCCIÓN	18
1. PRELIMINARES	19
1.1 PLANTEAMIENTO DEL PROBLEMA Y JUSTIFICACIÓN.	19
1.2 DELIMITACIÓN	21
1.2.1 Objetivo General	21
1.2.2 Objetivos Específicos	21
1.3 ESTADO DEL ARTE	22
1.3.1 En el contexto de Universidad de Pampiona	ZZ
1.3.2 En el contexto Latinoamericano	23
1.3.4 En el contexto Estadounidense	25
1.3.5 En el contexto Europeo	28
1.3.6 En el contexto Asiatico	30
2 MARCO TEÓRICO	33
2.1 Banda Libre	
2.2 Microtiras	34
2.3 Electrónica de Comunicaciones	34
2.4 Antenas	37
2.5 Fabricantes	37
2.5.1 Rogers Corporation	38
2.5.2 Renesas Electronics America	38
2.5.4 AWR Corp	39
2.6 Software	39
2.0.1 WICIOWAVE OILICE	39 11
3. METODOLOGIA	48
3.1 Ivietodologia para la Antena	48

3.1.1	Selección de la frecuencia de operación y del sustrato de r 48	nicrotiras.
3.1.2	Realización de los cálculos de las dimensiones físicas de l 48	a antena
3.1.3	Diseño y simulación de la antena en Microwave Office	57
3.1.4	Resultados de la simulación	72
3.1.5	Implementación de la antena	74
3.1.6	Validación de la antena	78
3.2 Me	todología para el amplificador de Bajo ruido-Baja ganancia	80
3.2.1	Selección de la frecuencia de operación del circuito, transis	stor para la
implem	entación del circuito, punto de operación y red de polarizació	on80
3.2.2	Cálculos para la red de polarización	80
3.2.3	Simulación del circuito en Microwave Office	83
3.2.4	Resultados de la simulación.	103
3.2.5	Implementación del circuito	104
3.2.6	Validación del circuito amplificador	106
4. RESUL	TADOS	
4.1 Re	sultados del diseño, simulación e implementación de la ante	na Parche
108	3	
4.2 Result	tados del diseño, Simulación e implementación del Circuito	
amplificad	lor de Bajo Ruido/ Baja Ganancia	108
5. CONCL	USIONES	110
6. RECON	IENDACIONES	112
BIBLIOGRA	FÍA	113
		115
hoia de d	atos de la lámina de microtiras RO3003 de Rogers	115
Hoja de D	atos de la lámina CER-10-0250-C1/C1 de Taconic	
Hoja de d	átos del transistor NF85619 de Renesas	133
Hoja de d	atos del conector SMA	143
Apendice	I del libro ANTENNA THEORY ANALISYS AND DESIGN	144
Apendice	III del libro ANTENNA THEORY ANALISYS AND DESIGN	
Apendice	IV del libro ANTENNA THEORY ANALISYS AND DESIGN	
Circuit Bo	ard Plotter ProtoMat S63	
EP2006 F	CB Prototype Machine	
Artículo ci	entífico	
	•••••••••••••••••••••••••••••••••••••••	

INDICE DE FIGURAS

Figura 1. Diseño final de la antena	23
Figura 2 Diseño general del sistema	24
Figura 3 Prototipos de amplificadores construidos	25
Figura 4. Circuito Resultante	26
Figura 5 Antena Implementada en el sustrato	27
Figura 6 Monopolo Koch	28
Figura 7 Antena desarrollada	29
Figura 8 Circuito amplificador con transistor	30
Figura 9. Consideraciones de diseño para antenas rectangulares tipo parche	31
Figura 10. Comparación entre los diferentes diseños con sus respuestas y	
resultados	31
Figura 11. Diseño de las antenas para 2GHz (Izquierda) y 10GHz (Derecha)	32
Figura 12. Circuito en el simulador	33
Figura 13. Lineas de Microtiras. (Tomado de:	
http://maxwell.ugr.es/innov/visua0506/microstrip.htm)	34
Figura 14. Parámetros Scattering (Tomado de: http://trf-eps-	
uspceu.blogspot.com.co/2014/03/sobre-redes-de-dos-puertos-y-parametros.htm	nl)
	35
Figura 15. Carta de Smith	36
Figura 16. Esquema de una antena tipo parch.	37
Figura 17. Ventana principal de Microwave Office	40
Figura 18. a) Project. b)Element. c) Layout	41
Figura 19. Project Options	42
Figura 20 Data Files	42
Figura 21 Circuit Schematic	43
Figura 22 EM Structure	43
Figura 23. Tipos de gráficas	44
Figura 24. Interfaz principal del programa	45
Figura 25. Selección de capas	45
Figura 26. Herramientas del TraxMaker	45
Figura 27. Place Component	46
Figura 28. Place Pad	46
Figura 29 Metodología para la antena	48
Figura 30 Circuito representativo	50
Figura 31. Alimentación con línea de Microtira	53
Figura 32. Campo Eléctrico simulado en MatLab	56
Figura 33. Nueva EM Structure	58
Figura 34. Creación de una nueva EM Structure	58
Figura 35. Ingresando a proyect options	59
Figura 36. Ingresando la frecuencia de operación	59
Figura 37 Global Units	60
Figura 38. Entrada al menú de Enclosure	60
Figura 39. Pestaña "Enclosure"	61

Figura 40. Pestaña "Dielectric Layers"	. 62
Figura 41. Pestaña "Boundaries"	. 62
Figura 42. Capa inferior de la antena	.63
Figura 43. Dibujo de la antena	. 64
Figura 44. Ad Via Port	. 64
Figura 45. Agregando una gráfica tabular	.65
Figura 46. Agregando una carta de Smith	.66
Figura 47. Agregando una medición	. 66
Figura 48. Medición de la magnitud de la impedancia	. 67
Figura 49. Agregando una medición tipo "Antena Plot"	. 68
Figura 50. Añadiendo la medición del campo eléctrico	. 68
Figura 51. Medición del campo Magnético	.69
Figura 52. Medición de VSWR	.69
Figura 53. Medición del S11	.70
Figura 54. Selección de la capa para hacer las mediciones	.71
Figura 55. Herramienta "Measure"	.71
Figura 56. Realizando la medición	.72
Figura 57 Medición del Campo Eléctrico	.73
Figura 58 Impedancia de la antena en la gráfica tabular	73
Figura 59 Impedancia de la antena en la Carta de Smith	.73
Figura 60. Simulación de VSWR Y S11	. 74
Figura 61. Capa tierra de la antena	
Figura 62. Capa superior de la antena	. 75
Figura 63. Agujeros para el conector SMA	. 75
Figura 64. Imprimir el trazado de la antena	. 70
Figura 65. Opciones de Impresion	. / /
Figura 66. Antena Implementada, capa superior	. / /
Figura 67. Antena implementada, capa interior	.78
Figura 68. Patron de Radiación de la antena obtenido por el modulo de antenas	;
Lab Voll	.79
Figura 09. Patron de Radiación Visio en 3D	. 79
Figura 70 Metodologia para el amplificador de bajo fuido, baja gariancia	.00
Figura 72 Importando ol transistor do las librorías on línoa	.04 .04
Figura 72. Importando el transistor de las librenas en intea.	.04
Figura 74 Agregando resistencias al esquemático	88
Figura 75 Agregando los medidores al esquemático	.00
Figura 76 Agregando la fuente al esquemático	.07
Figura 77 Ubicación del polo a tierra y de los puertos	88
Figura 78 Circuito en DC	.88
Figura 79 . Agregando una gráfica tabular	
Figura 80 . Seleccionando le medición de corriente	.89
Figura 81 . Seleccionando la medición de Voltaie	.90
Figura 82 . Página de Renesas con la librería	. 90
Figura 83 . Importando las librerías	.91

Figura 84 . Selección de la librería adecuada	92
Figura 85 . Asociando el transistor con la librería	93
Figura 86 . Valores de voltaje y corriente simulados	93
Figura 87 . Herramienta "Tune"	94
Figura 88 . Resultados corregidos	94
Figura 89 . Circuito con los componentes LC	95
Figura 90 . Agregando la medición de la impedancia del circuito	96
Figura 91 . Circuito desacoplado	96
Figura 92 . Agregando la lámina de microtiras	97
Figura 93. Ubicando el sustrato en las librerías Online	
Figura 94 . Asociando la línea con el sustrato	
Figura 95. Circuito con las líneas de microtira agregadas	99
Figura 96 . Impedancia acoplada vista en la carta de Smith	100
Figura 97. Impedancia acoplada vista en una gráfica tabular	100
Figura 98 . Agregando los círculos de estabilidad	
Figura 99 . Agregando la figura de ruido	101
Figura 100. Agregando los parámetros de estabilidad	
Figura 101 . Agregando los parámetros Scattering	
Figura 102. Resultados de la simulación para S11 y S21	
Figura 103. Resultados de la simulación de los parámetros K y B1	
Figura 104 . Impedancias, figura de ruido y círculos de estabilidad	
Figura 105 . Capa tierra del circuito	
Figura 106 . Agregando resistencias en TraxMaker	105
Figura 107 . Acoples diseñados en TraxMaker	106
Figura 108 . Señal de entrada del circuito	107
Figura 109 . Señal de salida del circuito amplificador	
Figura 110 . Figura de ruido vs Corriente de colector	

INDICE DE ECUACIONES

Ecuación 1. Ancho de la antena	48
Ecuación 2. Constante Dieléctrica Efectiva	49
Ecuación 3. Extensión del largo de la antena	49
Ecuación 4. Longitud Real del parche	49
Ecuación 5. Conductancia de la antena	50
Ecuación 6. I1	50
Ecuación 7. X	50
Ecuación 8. Ko	50
Ecuación 9. Resistencia resonante de entrada	51
Ecuación 10. G12	51
Ecuación 11. g12	52
Ecuación 12. Impedancia de entrada	53
Ecuación 13. Primera Condición	54
Ecuación 14. Impedancia de entrada para la primera condición	54
Ecuación 15. Segunda condición	55
Ecuación 16. Impedancia de entrada para la segunda condición	55
Ecuación 17. Campo Eléctrico de la antena	55
Ecuación 18. Condición de IE para el amplificador	80
Ecuación 19. VRC	81
Ecuación 20. VRE	81
Ecuación 21. Voltaje de Thevenin	81
Ecuación 22. Resistencia de Thevenin	81
Ecuación 23. <i>βRE</i>	82
Ecuación 24	82
Ecuación 25. Vrth	82
Ecuación 26. Ic	82
Ecuación 27. R1	83
Ecuación 28 R2	83

•

INDICE DE TABLAS

Tabla 1. Dimensiones	de las líneas	de acople a la	entrada	99
Tabla 2. Dimensiones	de las líneas	de acople a la	salida	99

INDICE DE ANEXOS

Anexo 1 Hoja de datos de la lámina de microtiras RO3003	. 115
Anexo 2. Hoja de datos de la lámina CER-10-0250	. 119
Anexo 3 Hoja de datos del transistor	. 133
Anexo 4 Hoja de datos del conector SMA	. 143
Anexo 5 Apendice I del libro ANTENNA THEORY ANALISYS AND DESIGN	. 144
Anexo 6 Apendice III del libro ANTENNA THEORY ANALISYS AND DESIGN	. 145
Anexo 7 Apendice IV del libro ANTENNA THEORY ANALISIS AND DESIGN	. 146
Anexo 8.Circuit Board Plotter ProtoMat S63	. 147
Anexo 9 Artículo Científico	. 148

RESUMEN

En el presente documento, se muestran la metodología y los resultados del diseño e implementación de un amplificador de bajo ruido, baja ganancia para la frecuencia de 900MHz y una antena tipo parche para la misma frecuencia. Para la implementación de la antena, se encontraron las dimensiones físicas de la misma partiendo de la frecuencia de operación y las características de la lámina de microtiras a utilizar. Para el circuito, se encontraron los valores de los resistores para la red de polarización con resistor de emisor en Bypass y se realizó el arreglo de acoples de impedancia. El arreglo de acoples y la antena fueron fabricados sobre una lámina de RF de Rogers y Taconic. Los resultados del diseño e implementación fueron: Una antena parche con L=117mm, W=96mm y ZIN= 50.66 Ω y un circuito incondicionalmente estable con S11=0.0088, S21=3.7, ZIN=50.4 Ω , ZOUT=51.9 Ω y una potencia de salida de -22.7dBm.

Palabras clave: Amplificador de potencia, antena, banda libre, diseño, implementación.

ABSTRACT

In this article, the methodology and results of the design and implementation of a low noise/ low gain amplifier for the frequency of 900MHz and a patch antenna for the same frequency are shown. For the implementation of the antenna, the physical dimensions were found based on the frequency of operation and the characteristics of the microstip sheet to be used. For the circuit, the values of the resistors for the polarization network with emitter resistor in Bypass were found and the impedance coupling arrangement was developed. The coupling arrangement and the antenna were fabricated on a Rogers and Taconic RF sheet. The results of the design and implementation were: A patch antenna with L = 117mm, W = 96mm and ZIN = 50.66Ω and an unconditionally stable circuit with S11 = 0.0088, S21 = 3.7, ZIN = 50.4Ω , ZOUT = 51.9Ω and a power Output of -22.7dBm.

Keywords: Power Amplifier, antenna, free band design, implementation

INTRODUCCIÓN

En el presente documento se muestra todo el proceso de diseño, implementación y validación de una antena y un amplificador de bajo ruido para la frecuencia de 900MHz. Ésta frecuencia fue elegida, debido a que pertenece al grupo de frecuencias aceptadas internacionalmente como Banda Libre.

En el primer capitulo, se presenta el estado del arte de proyectos relacionados con la implementación de antenas y circuitos amplificadores de microondas, fueron incluidos proyectos realizados en: La Universidad de Pamplona y en el contexto Colombiano, Latinoamericano, Estadounidense, Europeo y Asiatico.

El segundo capítulo muestra el marco teórico, el cual aborda temas como: Banda libre, Microtiras, Electrónica de comunicaciónes, antenas, fabricantes y software relacionado con microondas, todos estos son conceptos que deben tenerse claros antes de empezar a realizar un proyecto como el presente.

En el tercer capitulo se presenta el diseño (análisis matemático), simulación, implementación y validación, tanto de la antena como del circuito amplificador de bajo ruido.

Finalmente, se presentan los resultados del proyecto y las conclusiones del mismo.

1. PRELIMINARES

A continuación, se presenta el planteamiento del problema, justificación, objetivos que se desarrollaron y por último los antecedentes.

1.1 PLANTEAMIENTO DEL PROBLEMA Y JUSTIFICACIÓN.

Actualmente, la investigación es una de las ramas de la ingeniería en la se están realizando esfuerzos para su crecimiento a nivel nacional. El gobierno de Colombia representado por El Ministerio de Tecnologías de la Información y las Comunicaciones (MinTIC), constantemente está ofertando convocatorias de subsidios para los grupos de investigación de las universidades.

El programa de Ingeniería en Telecomunicaciones cuenta con áreas en las que se puede realizar investigación: procesamiento de señales: Procesamiento digital de imágenes de ultrasonido (Hernandez,2010), telemática: OPTIMIZACIÓN E IMPLEMENTACIÓN DE LA RED LAN DEL INSTITUTO DE ELECTRICIDAD Y ELECTRÓNICA UACH (Asenjo,2010), redes móviles: Redes Móviles Seguras en un Ámbito Urbano Utilizando Protocolo OLSR (Caracoche)y electrónica de comunicaciones: Diseño y simulación de una Antena tipo PATCH para la Frecuencia de 2.4GHz Mediante Microwave Office (Lizarazo.2007) entre otras; las cuales deben ser fortalecidas, con el objetivo de cumplir los lineamientos de calidad e investigación.

La investigación en el área de la radiofrecuencia en Colombia tiene poco desarrollo, en los últimos congresos CIETA¹ que se han realizado en la Universidad, se han expuesto pocos proyectos relacionados con el tema.

Este proyecto pretende aportar un grano de arena en la investigación del área de la electrónica de comunicaciones, concretamente en el diseño e implementación de amplificadores de potencia y antenas de microtira que a comparación de otros trabajos como el realizado por Ahmed Fatthi Alsager en su tesis "Design and Analysis of Microstrip Patch Antenna Arrays", (Diseño y análisis de arreglos para antenas tipo parche de microtiras) (Alsager, 2011) en el que se implementa una antena tipo parche en un sustrato de microtiras y se obtienen los patrones de radiación o del trabajo realizado por Peter Kijanga en su tesis "Microwave Amplifiers Design" (Diseño de amplificadores de Microondas), (Kijanga,2014) en el que se muestran ejemplos de diseño de amplificadores en los que se tienen que utilizar arreglos RLC para realizar acoples de impedancia y mantener la estabilidad del sistema, en este trabajo se implementará un amplificador de potencia y una antena tipo parche conectados en un único sustrato de microtiras en el que los acoples se realizarán variando la longitud de las conexiones habiendo realizado previamente

¹ CIETA: Congreso Internacional "Electrónica y Tecnologías de Avanzada

las simulaciones de cada sistema, teniendo resultados tanto teóricos como prácticos.

Así mismo, el desarrollo de este proyecto podría dar como resultado un producto que podría utilizarse en sistemas de telemetría aplicables a la agricultura o al control, teniendo un impacto directo en la sociedad.

1.2 DELIMITACIÓN

1.2.1 Objetivo General

• Diseñar e implementar un amplificador de potencia y una antena tipo parche para la frecuencia de 900MHz.

1.2.2 Objetivos Específicos

- Elaborar el estado del arte en el campo de amplificadores de potencia y desarrollo de antenas.
- Realizar el diseño y simulación del amplificador y la antena.
- Implementar el amplificador y la antena.
- Validar los resultados obtenidos.

1.3 ESTADO DEL ARTE

A continuación, se presenta una recopilación de artículos científicos y tesis relacionadas con el tema de diseño de antenas y amplificadores de potencia, primero, se hace una revisión a nivel de la Universidad de Pamplona, después a nivel nacional, a nivel sudamericano, Estados Unidos, Europa y Asia.

1.3.1 En el contexto de Universidad de Pamplona

1.3.1.1 Implementación de una antena tipo patch para la frecuencia de 2.4GHZ para sistemas WI-FI mediante Microwave Office

Esta tesis, presenta el diseño e implementación de una antena tipo patch utilizando un procedimiento dividido en 3 bloques:

- Análisis matemático
- Simulación
- Implementación

El ámbito matemático, incluye todos los cálculos necesarios para encontrar las dimensiones físicas de la antena. En la simulación, se utiliza el software Microwave Office, en el cual se realizan modificaciones de las dimensiones de la antena; obteniendo un diseño optimizado a 50Ω para una frecuencia de operación de 2.4GHz. Finalmente, en la implementación de la antena, se presenta el diseño final de la misma en el software CircuitMaker y se muestran pruebas de funcionamiento.

La figura 1 presenta el layout de la antena diseñada en Tranx Maker.

Resultados:



Figura 1. Diseño final de la antena

Fuente: (Juan Castaño, 2009)

Autor: Juan Pablo Agredo Castaño, Programa de Ingeniería en Telecomunicaciones de la Universidad de Pamplona.

1.3.2 En el contexto colombiano

1.3.2.1 Diseño de una Antena de Patrón Conmutado para Banda ISM (2.4GHz)

En este proyecto se presentan los avances en el diseño de una Antena de Patrón Conmutado para 2.45GHz, este arreglo está conformado por 4 Antenas tipo Patch de Microtiras y una línea de alimentación por medio de un circuito desfasador Butler de 4*4.

El artículo no presenta una fase de implementación, únicamente muestra el diseño y la simulación de la antena, obteniendo un arreglo de 16.95cm*25.32cm.

La figura 2 muestra el diseño de la antena con las dimensiones de la misma y el arreglo para el acople de impedancia.

Autores: Jorge Alberto Cabrera Botero: Armada Nacional de Colombia y Carlos Iván Páez Rueda: Pontificia Universidad Javeriana.



Figura 2 Diseño general del sistema

1.3.2.2 Metodología de diseño y construcción de prototipos amplificadores de microondas para la banda de radiofrecuencia UHF

Esta tesis presenta el desarrollo de dos circuitos Amplificadores de potencia para Radiofrecuencia simulados en el software "Microwave Office", en el artículo se presenta un estado del arte relacionado con la fabricación de dispositivos para microondas, los criterios de selección de los elementos que conforman el circuito, Substratos de microtiras para amplificadores, tipos de transistores y la técnica de Load Pull para determinar la carga óptima.

Los resultados de los diseños arrojan dos prototipos de amplificador de potencia a 2.45GHz con un ancho de banda de 100MHz, "El primer amplificador fue diseñado con una carga sintonizada con eliminación de armónicos, polarizado en configuración Deep AB con 150mA de corriente de Drenaje y 20Vds. La carga sintonizada fue determinada a través de los contornos de Load Pull, obteniendo en el laboratorio un punto de compresión de 31.7 dBm y una eficiencia esperada del 70% para una entrada entre 13-15dBm. El segundo prototipo es un Amplificador clase F con una eficiencia sostenida esperada de aproximadamente 70% en un rango lineal de potencia entrada entre 5-25dBm. Ganancia obtenida de 12.4 dB con un punto de compresión de 32.3 dBm." (Muñoz, 2012).

Los circuitos son validados mediante un Analizador vectorial de Redes.

La figura 3 muestra el diseño de los amplificadores implementados.

Fuente: (Cabrera Botero & Páez Rueda)

Autor: Juan Carlos Muñoz Pérez, Universidad Nacional



Figura 3 Prototipos de amplificadores construidos

Fuente: (Pérez, 2012)

1.3.3 En el contexto Latinoamericano

1.3.3.1 DISEÑO DE UN AMPLIFICADOR PARA MICROONDAS A MÁXIMA GANANCIA

Este proyecto presenta el diseño de un amplificador para microondas a máxima ganancia que opere a 13GHz, con un ancho de banda de 72MHz.

"De manera alterna se pretende mostrar cómo el uso de las herramientas adecuadas puede facilitar en gran medida la obtención de resultados satisfactorios al incursionar en el diseño de un dispositivo mediante técnicas especializadas poco convencionales." (López, 2009).

Los resultados del proyecto arrojan un circuito amplificador con un ancho de banda final de 60 MHz, con una impedancia de entrada ZIN=50.07+J0.03 y una impedancia de salida ZOUT=50.8-J0.11 para la frecuencia de 13GHz.

La figura 4 muestra el esquemático del circuito amplificador.

Autor: Eneas Alejandro Gonzales López



Figura 4. Circuito Resultante

Fuente: (López, 2009)

1.3.3.2 Metodología Para El Diseño Y Construcción De Antenas De Microtira En La Banda WIMAX A 3.5Ghz

En este proyecto de investigación se plantea una metodología para diseñar y fabricar una antena en Microtiras para operar bajo el estándar WIMAX (IEEE 802.16-2005).

"La antena desarrollada en esta tesis tiene aplicaciones en conectividad fija y móvil, para poder recibir y transmitir señales de y hacia una estación base sin necesidad de line a de vita. La antena está formada por un arreglo de cuatro elementos "Parches" rectangulares y una red de acoplamiento de banda ancha basada en un doble stub. La antena fue construida sobre un dieléctrico delgado de bajo costo suspendido en el aire para reducir las pérdidas en el dieléctrico e incrementar la ganancia y el ancho de banda." (Rocha, 2007).

Este diseño de antena permite que la misma opere en las 3 bandas de 3.35GHz y la de 3.5GHz, para cubrir un espectro de frecuencias amplio de 3.3 a 3.96 GHZ. Los resultados fueron: ancho de banda efectivo de 585.9MHz (17.378%) dentro del rango de frecuencias de 2.079 a 3.665 GHz, con una ganancia de 10-882+-0.717dB, un ancho de haz de 28.03° en el plano magnético y de 27.85° en el plano eléctrico, los cuales satisfacen ampliamente los requerimientos de diseño

La figura 5 muestra la antena de microtira implementada, en la cual se observan los arreglos realizados.

Autor: Sergio Buenrostro Rocha



Figura 5 Antena Implementada en el sustrato

Fuente: (Rocha, 2007)

1.3.4 En el contexto Estadounidense

1.3.4.1Design and Implementation of Compact Microstrip Fractal Antennas

En este proyecto se presenta la construcción de antenas usando patrones tipo fractal en orden de obtener propiedades como un tamaño compacto y un comportamiento Multi-banda.

Se diseñó una antena multi-banda que opera a la frecuencia de 2.4 y 5GHz y una segunda antena a 900MHz.

Las dos antenas fueron implementadas sobre parches de microtiras.

En la figura 6 se observa una de las antenas tipo fractal implementadas, la forma del diseño, como puede observarse, es muy peculiar.

Autor: Paul Simedrea



Figura 6 Monopolo Koch

Fuente: (Simedrea, 2004)

1.3.4.2 CLASS-E HIGH-EFFICIENCY RF/MICROWAVE POWER AMPLIFIERS: PRINCIPLES OF OPERATION, DESIGN PROCEDURES, AND EXPERIMENTAL VERIFICATION

"Los amplificadores de potencia clase E poseen una significativa mayor eficiencia que los convencionales Clase-B o Clase-C. La clase E opera al transistor como un switch de encendido/apagado y da forma a las señales de voltaje y corriente para prevenir altos voltajes u y corrientes simultaneas en el transistor; esto minimiza la disipación de potencia, especialmente durante las transiciones de cambio. En el circuito de bajo orden clase E publicado, el transistor opera mejor un 70% que un clase B... Este informe muestra la operación del circuito, ecuaciones de diseño, principios de optimización, resultados experimentales y procedimientos de acople." (Sokal, 2000)

El proyecto presenta los resultados para la implementación de circuitos amplificadores: 1.4 W para 8.35GHz y de 100mW para 10GHz. Los acoples de impedancia son realizados modificando los valores de capacitores presentes en el circuito.

Fuente: (Sokal, 2000)

1.3.5 En el contexto Europeo

1.3.5.1 Design and implementation of a UHF patch antenna

"Este documento contiene el reporte final del diseño e implementación de una antena tipo parche, donde se muestran sus dimensiones, comparan los resultados con las simulaciones de Momentum Microwave y las mediciones reales, se analiza el parámetro S21 y otros. Al principio quiere explicar el concepto de antena, después, las características y los tipos de antena serán presentados."(Synac, 2014).

Los resultados de la implementación muestran que la antena tiene su mejor funcionamiento para una frecuencia de 868MHz, obteniendo una impedancia de entrada ZIN= 50Ω . La antena se implementa en una lámina de microtira con Er=4.5

La figura 7 muestra la implementación de la antena diseñada, se observa el apantallamiento que se le hizo a la entrada para evitar interferencias externas.



Figura 7 Antena desarrollada

Fuente: (Synac, 2014)

1.3.5.2 Microwave Amplifiers Design

"Lo propuesto en este proyecto era diseñar e implementar amplificadores de microondas a la frecuencia de 1GHz. Dos amplificadores fueron construidos, uno basado en transistores con circuitos de acoples externos y otro amplificador basado en Circuitos Monolíticos Integrados de Microondas (MMIC)." (Kijanga, 2014).

Las implementaciones de estos circuitos amplificadores generan los siguientes resultados: figura de ruido: 0.04206 dB con una ganancia medida de 15.27dB a 1GHz y un coeficiente de reflexión de -0.276dB.

En la figura 8 se observa el circuito amplificador implementado, se observa que el circuito tiene unas dimensiones pequeñas lo cual es oportuno para una gran cantidad de aplicaciones.



Figura 8 Circuito amplificador con transistor

Fuente: (Kijanga, 2014)

1.3.6 En el contexto Asiatico

1.3.6.1 ANALYSIS AND DESIGN OF RECTANGULAR MICROSTIP PATCH ANTENNA ON DIFFERENT RESONANT FRECUENCIES FOR PERVASIVE WIRELESS COMMUNICATION

"Lo mostrado en este paper presenta el resultado para diferentes frecuencias resonantes y el resultado es ejecutado por un grosor de 2.88mm y un sustrato Duroid con constante dieléctrica de 2.32, La banda de 2GHz da los mejores resultados. En los años recientes, el desarrollo en sistemas de comunicaciones requiere del desarrollo de antenas de bajo costo, mínimas dimensiones y bajo perfil que sean capaces de mantener una alta eficiencia sobre un espectro de frecuencias. El diseño de antena propuesto opera en diferentes frecuencias de resonancia y se hace un análisis de los resultados para todas las frecuencias entre la banda de 1GHz a 10 GHz. En 2GHz los resultados verificados y probados con MATLAB son: Eficiencia de Radiación=91.99%, Directivita=5,4dBi, ganancia=4.98dBi y ancho de banda de media onda = 99.6123 grados"

"El diseño de la estructura de una antena tipo parche se muestra en los siguientes pasos:

- ✓ Inicialmente, seleccionar la frecuencia resonante deseada, grosor y constante dieléctrica del sustrato
- ✓ Obtener el largo (W) del parche.
- Obtener el alto (L) del parche."
 (Y T Lo and S W Lee, editors, "Antenna Handbook Theory, Applications & Design", Van Nostrand Rein Company, NY, 1988).

En la figura 9 se observan las ecuaciones que se utilizan para encontrar las dimensiones de la antena.



Figura 9. Consideraciones de diseño para antenas rectangulares tipo parche.

La figura 10 muestra las dimensiones y las características finales encontradas para el diseño de las antenas de 2GHz y 10GHz.

Parameter	Design 1	Design 2
Height	2.88mm	2.88mm
Width	58.2mm	11.66mm
Length	47.8mm	7.8mm
Resonance Frequency	2GHz	10GHz
Dielectric Constant	2.32 (Duroid)	2.32 (Duroid)
Radiation Efficiency	91.99%	65.33%
Directivity	5.4211	4.7478
Directive Gain	4.9867	3.1023
Half power beam Width-H plane	99.6123	56.6638

Figura 10. Comparación entre los diferentes diseños con sus respuestas y resultados

En la figura 11 se observa el gran impacto que tienen la frecuencia de operación en las dimensiones de las antenas tipo parche, disminuyendo el tamaño conforme aumenta la frecuencia.



Figura 11. Diseño de las antenas para 2GHz (Izquierda) y 10GHz (Derecha)

Autores: Ahmed, Maruf; Bhowmik, Kishore; Al Suman, Abdulla; 2012

1.3.6.2 Design and simulation of "Maximun Gain Amplifier" using AWR Microwave Office

En este proyecto, se diseña y simula un circuito amplificador de potencia basado en un transistor para las frecuencias de 3, 4 y 5 GHz, primero, se calculan los parámetros de estabilidad y después se crea el esquemático en Microwave Office, los acoples de impedancias son hechos con líneas de microtiras.

En la figura 12 se muestra el diseño del circuito amplificador implementado en Microwave Office, se observan las dimensiones de las líneas de acople y el transistor utilizado.



Figura 12. Circuito en el simulador

Fuente: (Kannadassan)

2. MARCO TEÓRICO

2.1 Banda Libre

A nivel internacional se han definido ciertas bandas de frecuencia que son reservadas para uso no comercial, principalmente en las áreas industrial, científica y médica (Banda ISM).

Estas bandas fueron definidas por la ITU en el artículo 5 de las Regulaciones Radio (RR) en los puntos 5138 y 5150: "5138 Las siguientes bandas: 6765-6795 kHz (frecuencia central 6780KHz), 433.05-434.79 MHz (frecuencia central 433.92MHz),... 61-61.5 GHz (frecuencia central 61.25 GHz), 122-123 GHz (frecuencia central 122.5 GHz), y 244-246 GHz (frecuencia central245 GHz) son designadas para aplicaciones industriales, médicas y científicas (ISM). El uso de estas bandas de frecuencia estará sujeto a autorizaciones especiales de la administración interesada en su uso, en acuerdo con otras administraciones cuyos servicios de radiocomunicaciones puedan verse afectados.

5.150 Las siguientes bandas: 13553-13567 kHz (frecuencia central 13560 kHz), 26957-27283 kHz (frecuencia central 27120 kHz), 40.66-40.70 MHz (frecuencia central40.68 MHz), 902-928 MHz en la región 2 (frecuencia central 915 MHz), 2400-2500 MHz (frecuencia central 2450 MHz), 5725-5875 MHz (frecuencia central 5800

MHz), and 24-24.25 GHz (frecuencia central 24.125 GHz) también están designadas" (ITU-R, s.f.).

2.2 Microtiras

Las Microtiras son un medio de transmisión guiado caracterizado por tener una línea de conductor fina en la parte superior de la lámina y una capa de tierra en la parte inferior de la misma, separadas por un sustrato dieléctrico de bajas perdidas.



Figura 13. Líneas de Microtiras. (Tomado de: http://maxwell.ugr.es/innov/visua0506/microstrip.htm)

Las principales características de las líneas de microtiras son la posibilidad de trabajar circuitos a altas frecuencias obteniendo una velocidad de transmisión rápida y la capacidad de alterar la impedancia de entrada variando la longitud y el grosor de la línea conductora, siendo una gran herramienta en el diseño acoples de impedancia para circuitos de microondas.

El sustrato dieléctrico tiene una constante dieléctrica efectiva que depende de la composición del mismo y que varía de una lámina a otra.

Para más información acerca de las microtiras, consultar el siguiente link: http://catedra.ing.unlp.edu.ar/electrotecnia/sistcom/Amplificadores/Capitulo3.pdf

2.3 Electrónica de Comunicaciones

La electrónica de alta frecuencia es el conjunto de técnicas utilizadas en el análisis y diseño de circuitos electrónicos que operan en alta frecuencia. En frecuencias altas, los componentes electrónicos no operan de la misma manera que en baja frecuencia, y deben utilizarse modelos adecuados dado que aparecen fenómenos adicionales como elementos parásitos, radiación, acoplamiento electromagnético, entre otros. Para el diseño de circuitos amplificadores de alta frecuencia, es necesario tener en cuenta una serie de parámetros conocidos como parámetros Scattering que indican como es el rendimiento del circuito en alta frecuencia.

Para frecuencias muy bajas, la longitud de onda de la señal es mucho mayor que la de los elementos del circuito, pero según vamos aumentando la frecuencia, dicha longitud de onda se va haciendo cada vez más pequeña, por lo que las leyes de Kirchhoff dejan de tener validez (para circuitos de tamaño similar a la longitud de onda de trabajo). Además, trabajar con tensiones y corrientes se hace más difícil cada vez, ya que dependiendo de la frecuencia en la que estemos, se hace imposible hacer cortocircuitos y circuitos abiertos estables, así que, aunque el concepto de tensión y corriente persiste en líneas de transmisión, son reemplazados por otros parámetros como elementos vitales para el tratamiento teórico y práctico de los circuitos de alta frecuencia. (Guerrero, 2014a).

Entre las herramientas imprescindibles que surgen para el análisis, el diseño y la interpretación de este nuevo modelo hay dos de especial importancia: los parámetros S y la Carta de Smith. (Guerrero, 2014b).

Los parámetros utilizados para medir el rendimiento son:

- S11 es el coeficiente de reflexión de la tensión del puerto de entrada
- S12 es la ganancia de la tensión en reversa
- S21 es la ganancia de la tensión en directa
- S22 es el coeficiente de reflexión de la tensión del puerto de salida



Figura 14. Parámetros Scattering (Tomado de: http://trf-epsuspceu.blogspot.com.co/2014/03/sobre-redes-de-dos-puertos-y-parametros.html)

La carta de Smith es un diagrama polar especial usado como referencia para representar coeficientes de reflexión y obtener la impedancia correspondiente. También se emplea para estudiar las guías de onda y líneas de transmisión. (Wikipedia, s.f.).



Figura 15. Carta de Smith

En el diseño de sistemas amplificadores de alta frecuencia, existen 4 arreglos o redes para realizar la polarización de un transistor en DC y hacer que este funcione de manera apropiada, estas 4 redes son:

- Red de polarización por retroalimentación de Voltaje
- Red de polarización por retroalimentación de Voltaje con fuente de corriente de base constante
- Red de polarización con resistor de emisor en Bypass
- Red de polarización activa para BJT.

Una vez la red esté montada y en funcionamiento, aparece de los parámetros Scattering, deben medirse otros parámetros que garantizan la resistencia del circuito a oscilar: los parámetros de estabilidad K y Δ .

Finalmente, se debe medir el ruido del sistema mediante los parámetros: Factor de
ruido y la Figura de ruido.

2.4 Antenas

Una antena es un medio de transición que hace que una señal pase de un medio no guiado (línea de transmisión) a un medio no guiado (espacio libre), existen muchos tipos de antenas, cada una utilizada para diferentes tipos de aplicaciones, entre las más comunes están:

- Antena Omnidireccional
- Antena Yaga
- Antena tipo parche
- Antena de disco parabólico

Independientemente del tipo de antena, todas poseen parámetros fundamentales como: la directividad, el ancho de banda, la ganancia y la eficiencia, así como las características físicas como largo, ancho y diámetro.

En la implementación de las antenas, deben hacerse cálculos tanto para las variables físicas como para los parámetros de las antenas, debe escogerse el tipo de antena dependiendo de la aplicación en la que se vaya a utilizar y deben comprarse los materiales necesarios.



Figura 16. Esquema de una antena tipo parch.

2.5 Fabricantes

A continuación, se va a hablar de los principales fabricantes de dispositivos para electrónica de comunicaciones.

2.5.1 Rogers Corporation

Rogers Corporation es una empresa con sede principal en Connecticut, Estados Unidos especializada en realizar materiales para circuitos impresos de alta frecuencia entre otros.

Presenta soluciones para: Conectividad Avanzada, Elastométrica, Potencia y centros de innovación.

En este proyecto, se va a utilizar el sustrato de microtiras RO3003 realizado por esta empresa.

Para obtener más información, visitar la página web oficial de Rogers Corporation: <u>https://www.rogerscorp.com/</u>

2.5.2 Renesas Electronics America

Renesas Electronics es una empresa enfocada en el sector de los semiconductores y se encarga de diseñar y fabricar diferentes líneas de productos ya sean digitales o analógicos, microcontroladores y dispositivos de alta frecuencia como transistores de montaje superficial. Su sede principal se encuentra en Tokio en Japón.

En este proyecto se va a usar un transistor de alta frecuencia fabricado por Renesas.

Para más información, visitar la web oficial de Renesas Corporation América: <u>https://www.renesas.com/en-us/</u>

2.5.3 Festo Didactic

Festo Didactic es un proveedor de equipos para educación técnica. Los productos están basados para ramas de la ingeniería como lo son: Electrónica, eléctrica, mecánica y telecomunicaciones, produciendo equipos como: sensores, plantas de control y de potencia, equipos para mecatrónica y equipos de medición de antenas. Posee centros de producción en Alemania y Estados Unidos

En este proyecto se va a utilizar el módulo Lab Volt de Festo Didactics, este módulo permite observar los patrones de radiación de diferentes antenas y realizar graficas en 3D de los mismos, siendo una gran herramienta para la investigación en el área de desarrollo de antenas.

Para más información, visitar la web oficial de Festo Didactic: <u>http://www.festo-</u> <u>didactic.com/es-es/</u>

2.5.4 AWR Corp

AWR Corporation desarrolla software especializado en alta frecuencia. Esta empresa ofrece el software Microwave Office, una poderosa herramienta para simular diversos circuitos de radiofrecuencia. Su sede principal es en El Segundo, California en Estados Unidos.

Para más información, visitar la web oficial de AWR Corporation: <u>http://www.awrcorp.com/</u>

2.6 Software

A continuación, se dará una breve descripción del software utilizado en este proyecto.

2.6.1 Microwave Office

El software Microwave Office es uno de los softwares más completos para el diseño y simulación de circuitos de Radiofrecuencia, posee una amplia gama de librerías de los dispositivos de Radiofrecuencia creados por los principales fabricantes a nivel mundial.

Posee una interfaz gráfica muy amigable con el usuario lo que permite una fácil adaptación al ambiente de diseño, a su vez, cuenta una gran biblioteca de ayudas conformada por circuitos de ejemplo y videos demostrativos.

Cuenta con la capacidad de realizar casi cualquier tipo de medición, ya sea grafica de patrones de radiación de antenas, parámetros Scattering, representación de impedancias en Cartas de Smith, entre otras.

A continuación, se presenta la descripción de la interfaz del software en su versión 12.3.

La figura 17 muestra la ventana principal de Mirowave Office.



Project 时 Elements 🕀 Layout

Figura 17. Ventana principal de Microwave Office

El área de trabajo se divide en 3 partes, ver figura 17:

- 1. Zona central: Área de trabajo donde aparecen los esquemáticos o layouts realizados.
- 2. Zona inferior: Área donde se muestran las notificaciones generadas por la puesta en marcha de una simulación.
- 3. Zona izquierda: Área donde se encuentran ubicadas las opciones del proyecto.

En la zona izquierda de la figura 17 se encuentran 3 ventanas que se muestra en la figura 18:

- Project: Contiene todos los elementos que se encuentran presentes en el proyecto.
- Element: Contiene las librerías de los elementos disponibles para agregar al proyecto, cuenta con librerías preinstaladas y con librerías online.
- Layout: Contiene el esquemático del circuito desarrollado el cual puede ser exportado a diferentes formatos para una posible implementación en físico.



Figura 18. a) Project. b)Element. c) Layout

En la ventana Project se encuentran herramientas muy importantes para diseñar un proyecto como lo son: Project Options, Data files, Circuit Schematic, EM Structures, Graphs.

Project Options: Permite modificar valores básicos del proyecto como la frecuencia de simulación o las unidades globales, entre otros, la ventana se observa en la figura 19.

	atics/Diagrams	Global Units	Interpolation/Passivity Yield Options
Frequency MHz Angle Deg Temperature DegC	Resistance Ohm Conductance S Inductance nH		Use Base Units Power Linear MW Cg. dBm
Time ns 🖨 Voltage V	Capacitance uF Current mA		Length Image: Metric units Length type mm

Figura 19. Project Options

Data Files: Permite importar o exportar librerías descargadas en línea o generadas por el usuario que determinan el comportamiento de un elemento al realizar las simulaciones, la ventana Data Files se puede observar en la figura 20.



Figura 20 Data Files

Circuit Schematic: Permite crear nuevos esquemáticos en los que se diseña el proyecto, en él se agregan todos los elementos del circuito. En .

🔤 Untitled Project - NI AWR Design Environm	nent - [Sc	hematic 1]							
i 🗅 😅 🔚 🐰 🗈 🛍 🗙 🗠 🗠 👰	ର୍ 😳	1	è 👌	§ Z.		ve int 🏠	光 👌 🚽	: 🔧 🖶	ERN T
Eile Edit View Draw Schematic	<u>P</u> roject	<u>S</u> imulate	<u>O</u> ptions	<u>T</u> ools	Scripts	<u>W</u> indow	<u>H</u> elp		
🖫 Project 🛛 🕂 🗙	1	Schematic	1 ×						
Project Project Project Project Options Global Definitions Data Files System Diagrams Circuit Schematics Project Options Data Files Data Files Optimizer Goals Weldsta Optimizer Goals Op		Schematic 				RE ID= RE	8.1 10hm,		
→ 😰 Switch Lists ⊕ 🖻 Wizards → 🚰 User Folders			· · · · · · · · · · · · · · · · · · ·	· · · · · · · · · · · · · · · · · · ·	 	 	· · · · ·	· · · ·
		· · · · ·	· · · · ·	· · · ·	· · ·	· · · · · ·	· · · · ·		· · · ·

Figura 21 Circuit Schematic

EM Structure: Permite diseñar estructuras electromagnéticas como antenas tipo parche. En la figura 22 se presenta un ejemplo de una estructura electromagnética:



Figura 22 EM Structure

Graphs: Permite agregar una gran cantidad de graficas disponibles para visualizar los resultados de las simulaciones. En la figura 23 se observan los tipos de gráficas disponibles en el simulador.

New Graph	×
Enter a name for the Graph Graph 1	
Select the desired type: Rectangular Smith Chart Polar Histogram Antenna Plot Tabular Constellation 3D Plot	
Create Cancel He	elp

Figura 23. Tipos de gráficas

2.6.2 Traxmaker

Traxmaker es un software que permite el diseño de circuitos electrónicos y que cuenta con herramientas que permiten generar los archivos gerber, necesarios para realizar el trazado del circuito mediante una máquina de circuitos impresos o imprimirlos en papel especial para realizar la impresión del circuito planchándolo en la baquela.

En la figura 24 se presenta la ventana principal de TraxMker.

6	FraxMaker -	(Untit	led.PCB]				in the second	and the later			 - 0 - X
	File Edit	View	Options Place Ne	etlist Route Help	les de la m	(_ 8 ×
<u>ں</u>			光 埴 ഥ 山 •)		© ♥ A ()	p 📕 🖝 🧭	~ ~			
											<u> </u>
											100 B
4											<u> </u>
	Bottom La	nver	▼ x 38.60 v 134.10 m	mm							

Figura 24. Interfaz principal del programa

En un diseño pueden utilizarse varias capas, en el TraxMaker se pueden configurar varias capas, en la parte inferior izquierda de la interfaz se encuentra un menú desplegable en el que, al seleccionar la capa deseada, se realizan los diferentes trazados.



Figura 25. Selección de capas

Así mismo, TraxMaker cuenta con varias herramientas para diseñar los esquemáticos de los circuitos:



Figura 26. Herramientas del TraxMaker

En orden de izquierda a derecha:

Place Text: Permite escribir un texto encima del trazado del circuito.

Place Component: Permite agregar el esquema de un componente al diseño del circuito.

Componet Sele	ction		
Libraries C:\Program F	iles\CircuitMaker 2000\Trax	RC	12
Components RC10 RC11 RC12 RC13 RC14 RC15 RC16 RC17 RC18 RC17 RC18	Add Delete <u>B</u> ename Copy Pagte Place and Return	•	•
E <u>x</u> it		Zoomin	Zoom <u>O</u> ut

Figura 27. Place Component

Place Track: Permite dibujar una línea de conductor para unir componentes en la capa que se esté realizando el esquemático.

Place Pad: Permite agregar un agujero de diferentes formas o tamaños al esquemático.

Pad Selection		×
Pad File Traxstd.pad Load Pad Fi	le New	Pad <u>F</u> ile
Select pad SQUARE 200 SDUARE 200 SQUARE 250 R50×120 R80×120 DIP50 DIP80 E50×500 E50×500 E80×250		Pattern Zoom <u>D</u> ut Zoom In
<u>N</u> ew	<u>E</u> dit	Place
Delete <u>A</u> ll	<u>D</u> elete	
Merge Pad	from File	Exit



Place Vía: Permite agregar una vía al esquemático, una vía es un agujero que conecta la capa inferior con la capa superior del circuito.

Place Arc: Permite dibujar un circulo en la capa que se esté diseñando el circuito.

Place Fill: Permite agregar un polígono relleno en la capa que se esté diseñando.

3. METODOLOGÍA

A continuación, se presenta la metodología de trabajo para el diseño, implementación y simulación de la antena tipo parche y del amplificador de potencia.

3.1 Metodología para la Antena



Figura 29 Metodología para la antena

3.1.1 Selección de la frecuencia de operación y del sustrato de microtiras.

Para este proyecto, se ha seleccionado la banda no licenciada de 900MHz, por su parte, la lámina con la que se cuenta es la RO3003 de Rogers Corporation (Ver anexo 1).

3.1.2 Realización de los cálculos de las dimensiones físicas de la antena

El sustrato cuenta con las siguientes características:

Er=3.0 h=0,75mm

Procedimiento:

1. Para obtener un ancho que tenga una buena eficiencia de radiación, se utiliza la siguiente ecuación.

Ecuación 1. Ancho de la antena

$$W = \frac{c}{2f} \sqrt{\frac{2}{E+1}} \qquad (Ecuación 1)$$

$$W = \frac{3 * 10^8 m/s}{2(0.9 * 10^9 Hz)} \sqrt{\frac{2}{3+1}} = 0.117m = 117mm$$

2. Determinar la constante dieléctrica efectiva utilizando la siguiente ecuación:

Ecuación 2. Constante Dieléctrica Efectiva

$$Ereff = \frac{Er+1}{2} + \frac{Ee-1}{2} \left(1 + 12\frac{h}{W}\right)^{-\frac{1}{2}}$$
 (Ecuación 2)

$$Ereff = \frac{3+1}{2} + \frac{3-1}{2} \left(1 + 12\frac{0.75mm}{117mm}\right)^{-1/2} = 2.96$$

3. Una vez W es encontrado, se determina la extensión del largo ΔL usando la siguiente ecuación:

Ecuación 3. Extensión del largo de la antena

$$\frac{\Delta L}{h} = 0.412 \frac{(Ereff+0.3)\left(\frac{W}{h}+0.264\right)}{(Ereff-0.258)\left(\frac{W}{h}+0.8\right)}$$
(Ecuación 3)

$$\Delta L = (0.75mm)0.412 \frac{(2.96 + 0.3)\left(\frac{117mm}{0.75mm} + 0.264\right)}{(2.96 - 0.258)\left(\frac{117mm}{0.75mm} + 0.8\right)} = 0.3715mm$$

4. La longitud real del parche puede ser determinado utilizando la siguiente ecuación:

Ecuación 4. Longitud Real del parche

$$L = \frac{1}{2f\sqrt{\text{Ereff}}\sqrt{\text{Uo*Eo}}} - 2\Delta L \text{ (Ecuación 4)}$$

$$L = \frac{1}{2(0.9 * 10^9 Hz)\sqrt{2.96}\sqrt{Uo * Eo}} - 2 (0.3715 \text{mm}) = 96 \text{mm}$$

Conductacia.

Cada parche radiador es representad por una admitancia equivalente en paralelo Y (con conductancia G y susceptancia B)



Figura 30 Circuito representativo

Se puede representar de acuerdo a:

 $Y=G_1 - JB_1$

Donde: Y_1 Es la admitancia de la ranura 1 G_1 Es la conductancia B_1 Es la suceptancia

Siendo Y₁=Y₂

En consecuencia, G₁ puede ser expresado por:

Ecuación 5. Conductancia de la antena

$$G_1 = \frac{I_1}{120\pi^2} \quad (Ecuación 5)$$

Donde:

Ecuación 6. I1

$$I_1 = -2 + \cos(X) + Xsi(X) + \frac{\sin(X)}{X} \quad (Ecuación 6)$$

Ecuación 7. X

$$X = K_o W$$
 (Ecuación 7)

Ecuación 8. Ko

$$K_0 = \frac{2\pi}{\lambda}$$
(Ecuación 8)

Resolviendo para $\lambda = \frac{3*10^8 m/s}{0.9*10^9 Hz} = 0.33 mm$

$$K_0 = \frac{2\pi}{0.33mm} = 19mm$$

 $X = 19mm * 117mm = 2.223mm^2$

De acuerdo con el apéndice III del libro Anthena theory: Analysis and Design:

$$Si(X) = 1.68762$$

Entonces:

$$I_1 = -2 + \cos(2.223) + 2.223(1.68762) + \frac{\sin(2.223)}{2.223} = 1.5$$

Reemplazando en la Ecuación 5:

$$G_1 = \frac{1.5}{120\pi^2} = 1.26m\delta$$

Resistencia resonante de entrada

Es la admitancia total transferida por las dos ranuras hasta la salida de los terminales, se obtiene de la siguiente ecuación:

Ecuación 9. Resistencia resonante de entrada

$$R_{in} = \frac{1}{2(G_1 \pm G_{12})} \qquad (Ecuación 9)$$

Donde:

Ecuación 10. G12

$$G_{12} = g_{12} * \frac{Jo}{120\pi^2}$$
 (Ecuación 10)

 Y_{J_0} es la función de Bessel para el primer tipo de orden cero.

Por código en MATLAB(Fuente: (Castaño, 2009))

close all

```
teta = 0:0.001:pi;
f=(sin(1.11*cos(teta)).*sin(1.11*cos(teta)))./(cos(teta).*cos(teta));
g=sin(teta).*sin(teta).*sin(teta);
h=f.*g;
plot(teta,h);
suma=0;
for i=1:length(teta);
    suma=suma+h(i)*0.001;
end
```

suma=1.3580

El anterior código es utilizado para encontrar el valor de g12, este valor es necesario para encontrar el valor de la resistencia resonante de entrada.

Ecuación 11. g12

$$g_{12} = \int_0^{\pi} \left[\frac{\sin\left(\frac{K_0 W}{2} \cos(\theta)\right)}{\cos(\theta)} \right] (K_0 LSin\theta) Sin^3 \theta d\theta \qquad (Ecuación 11)$$

De acuerdo con el apéndice V del libro Anthena Theory: Analysis and Design, $J_0 = 0.11036$

Obteniendo:

$$G_{12} = 1.3580 * \frac{0.11036}{120\pi^2} = 0.1268m\delta$$

Para este diseño se toma la ecuación con el símbolo positivo de la ecuación 9 debido al modo de distribución del campo entre las ranuras de radiación (Castaño, 2009).

$$R_{in} = \frac{1}{2(1.26m\delta + 0.1268m\delta)} = 360\Omega$$

Se ha demostrado que la resistencia de entrada resonante puede ser cambiada usando una distancia de alimentación y_0 , como se muestra en la figura 29.

La figura 29 representa el diseño para realizar el acople de entrada.

clc



Figura 31. Alimentación con línea de Microtira

Para este diseño, se necesita una impedancia de 50 Ω , para obtener este valor, se utiliza la siguiente ecuación:

Ecuación 12. Impedancia de entrada

$$R_{in}(y = y_0) = R_{in}(y = 0) \left[Cos^2 \left(\frac{\pi y_0}{L} \right) \right]$$
(Ecuación 12)

 $R_{in}(y = 0) = 360\Omega$ Que es la resistencia de entrada encontrada anteriormente. $R_{in}(y = y_0) = 50\Omega$ Que es el valor de resistencia el cual se quiere obtener.

Reemplazando en la ecuación 12 para obtener y_0 :

$$50\Omega = 360\Omega \left[Cos^{2} \left(\frac{\pi y_{0}}{96mm} \right) \right]$$

$$\frac{50\Omega}{360\Omega} = \frac{1}{2} \left[1 + Cos \ 2 \left(\frac{\pi y_{0}}{96mm} \right) \right]$$

$$(0.1388 * 2) - 1 = \left[Cos \ 2 \left(\frac{\pi y_{0}}{96mm} \right) \right]$$

$$\cos^{-1}(-0.722) = \left[2 \frac{\pi y_{0}}{96mm} \right]$$

$$\frac{96mm * \cos^{-1}(-0.722)}{2\pi} = y_{0}$$

 $36.32mm = y_0$

El ancho de la línea de transmisión (w_0) es necesario para satisfacer la impedancia característica de la línea de alimentación de 50 Ω . Para encontrar w_0 es necesario cumplir con ciertas condiciones:

Primera Condición:

Ecuación 13. Primera Condición

$$\frac{w_0}{h} < 1 \quad \text{(Ecuación 13)} \\ Z_c = 50\Omega \\ h = 0.75 \text{mm}$$

Ecuación 14. Impedancia de entrada para la primera condición

$$Z_c = \frac{60}{\sqrt{E_{reff}}} \ln \left[\frac{8h}{w_0} + \frac{w_0}{4h} \right] \quad (\text{Ecuación 14})$$

Despejando:

$$w_0^2 - 4w_0 h e^{\frac{Z_c \sqrt{E_{reff}}}{60}} + 32h^2 = 0$$
$$w_0^2 - 12.58 * 10^{-3} w_0 + 1.8 * 10^{-5} = 0$$

Utilizando la ecuación cuadrática:

$$w_{0} = \frac{-(-12.58 * 10^{-3}) \pm \sqrt{(-12.58 * 10^{-3})^{2} - 4(1.8 * 10^{-5})}}{2}$$
$$w_{0} = \frac{12.58 * 10^{-3} \pm 9.287 * 10^{-3}}{2}$$
$$w_{01} = 10.93mm$$
$$w_{02} = 1.64mm$$

Comprobando la ecuación 13:

 $\frac{10.93mm}{0.75mm} < 1$

 $14.577 \not < 1 \dots No \ cumple$

 $\frac{1.64mm}{0.75mm} < 1$

2.18 *≮* 1 ... *No cumple*

Segunda Condición:

Ecuación 15. Segunda condición

$$\frac{w_0}{h} > 1$$
 (Ecuación 15)

Ecuación 16. Impedancia de entrada para la segunda condición

$$Z_{c} = \frac{120\pi}{\sqrt{E_{reff}}[\frac{w_{0}}{h} + 1.393 + 0.667\ln(\frac{w_{0}}{h} + 1.444)]}}$$
 (Ecuación 16)

Dado que la solución de la ecuación 16 es complejo se va a reemplazar un valor para w_0 con el cual se obtenga una $Z_c = 50\Omega$.

Para $w_0 = 1.6mm$

$$Z_c = \frac{120\pi}{\sqrt{2.96}[\frac{1.6}{0.75} + 1.393 + 0.667\ln\left(\frac{1.6}{0.75} + 1.444\right)]} = 50.06\Omega$$

Verificando la ecuación 15:

 $\frac{1.6mm}{0.75mm} > 1$

2.13 > 1 ... *Cumple*

Una vez obtenidas las dimensiones, se procede a encontrar las características propias de la antena:

Patrón de radiación:

Representación gráfica de la radiación del campo eléctrico de la antena.

Ecuación 17. Campo Eléctrico de la antena

$$E = \left[\frac{\sin\left(\frac{k_0hCos(\varphi)}{2}\right)}{\frac{k_0h}{2}cos\varphi}\right]\cos\left[\frac{k_0}{2}sin\varphi\right] (17)$$
$$E = \left[\frac{\sin\left(\frac{19*0.75Cos(\varphi)}{2}\right)}{\frac{19*0.75}{2}cos\varphi}\right]\cos\left[\frac{19}{2}sin\varphi\right]$$
$$E = \left[\frac{\sin(7.125Cos(\varphi))}{7.125cos\varphi}\right]\cos[9.5sin\varphi]$$

Donde:

 $E = 0^{\circ} \le \varphi \le 90^{\circ}$ y $270^{\circ} \le \varphi \le 360^{\circ}$. Reemplazando φ con incremento de 5° mediante código en MATLAB (Castaño, 2009):

```
f0=1000;
h=0.75;
aini=1;
afin=270;
l=150.9;
aini2=aini*pi/180;
afin2=afin*pi/2;
ang_fin=aini2:0.7854:afin2;
ko=2*pi*f0/30000000;
E=((sin((ko*h/2).*cos(ang_fin)))./((ko*h.*cos(ang_fin))/2)).*cos((ko*1.*s
in(ang_fin))/2);
f=abs(E);
F=log10(f);
figure(1)
polar(ang_fin,F,'--B')
```

Figura 32. Campo Eléctrico simulado en MatLab



3.1.3 Diseño y simulación de la antena en Microwave Office

Para la simulación de la antena se van a utilizar los valores de las dimensiones físicas encontrados en el capítulo anterior en el software Microwave Office versión de evaluación, se variarán mínimamente unas medidas físicas con el fin de obtener un mejor acople de impedancia.

Creación de una nueva estructura.

En esta opción se dibujará la antena con las dimensiones encontradas anteriormente, para crear una nueva estructura, se debe dar click derecho en EM Structure ubicado en la barra Project, y posteriormente se da click en New EM Structure.



Figura 33. Nueva EM Structure

Posteriormente, se abre una ventana en la que se selecciona el simulador y se da nombre a la estructura, se deja el simulador seleccionado por defecto y se da click en Create.

New EM Structure	
Enter a name for the EM Structure	Create
Antena	
Select a simulator:	
Available Simulators	
AWR EMSight Simulator (In-Process) OEA NET-AN	
Description Allows for electromagnetic simulation of 2.5D structures	

Figura 34. Creación de una nueva EM Structure

Una vez creada la estructura, se deben definir las opciones básicas del proyecto como las unidades de medición o la frecuencia de operación, para esto, se debe ingresar a Proyect Options.



Figura 35. Ingresando a proyect options

Dentro del menú de proyect options, en la ventana "Frecuencies" se selecciona "Single Point" y se agrega la frecuencia de 0.9GHz dando click en "Apply"

Interpolation	Raw Data F	omat	Data Files
Frequencies	Schematics/Dia	agrams	Global Uni
Current Range	Modify Range		
0.9	Point (GHz)		
	0.9	📝 Single p	oint
	Stop (GHz)	🔘 Add	
		🔘 Delete	
	Step (GHz)	Replace	•
		Apply	
	Sweep Type	Data Er	ntry Units
	🦉 💿 Linear	GHz	•
Delete Selected	Exponential	Does	not affect global ur

Figura 36. Ingresando la frecuencia de operación

Para cambiar las unidades de distancia, resistencia, capacitancia, inductancia, etc, se selecciona la pestaña "Global Units"

agrams Global Units Use Base Units Power Linear mW
Vse Base Units Power Linear mW
Log. dBm = Length Metric units Length type mm =

Figura 37 Global Units

Ya modificadas las características, se deben agregar las propiedades físicas del sustrato que se va a simular, dando doble click en "Enclosure".



Figura 38. Entrada al menú de Enclosure

En la pestaña "Enclosure" se modifican las dimensiones del área de trabajo.

Substrate Information		×
<u>Enclosure</u> Di	ielectric Layers	<u>B</u> oundaries
Drawing $\rightarrow \downarrow \leftarrow x \text{ cell size}$ Layer $\downarrow \rightarrow \downarrow \downarrow$	Box Dimensions X-Dimension (mm) 150 Y-Dimension (mm) 120 Height (H) = 0.6002 mm Cell Size X=1 mm Y=1 mm	X-Divisions 150 Y-Divisions 120
OK Cano	cel	Help

Figura 39. Pestaña "Enclosure"

El sustrato que se va a utilizar para la implementación (RO3003 de Rogers) cuenta con 3 capas, las capas inferior y superior son conductoras con 0.0035mm de grosor y la capa dieléctrica con 0.75mm de grosor.

Para agregar las características de estas capas, en el menú desplegado en "Enclosure", se selecciona la pestaña "Dielectric Layers" y se modifican las características.

			nuanes			
eters	Dielectric Layer Parameters					
Thickness er mm	Loss Tangent	Bulk Cond. (S/M)	View Scale			
0.035 1	0.001	0	1			
0.75 3	0.001	0	5			
0.035 1	0.001	0	1			
0.035 1	0.001	0	1			
Add Below	(Delete				
	Thickness mm er 0.035 1 0.75 3 0.035 1 0.035 1 Add Below	Thickness mm er Tangent Loss Tangent 0.035 1 0.001 0.75 3 0.001 0.035 1 0.001 0.035 1 0.001 0.035 1 0.001 Add Below Image: constraint of the second sec	Thickness mm er Loss Tangent Bulk Cond. (S/M) 0.035 1 0.001 0 0.75 3 0.001 0 0.035 1 0.001 0 0.035 1 0.001 0 0.035 1 0.001 0 0.035 1 0.001 0			

Figura 40. Pestaña "Dielectric Layers"

Finalmente, en la pestaña "Boundaries", se selecciona "Aproximate open (377Ω)".

Substrate Information	x
<u>E</u> nclosure Dielectric	: Layers <u>B</u> oundaries
Enclosure Top Boundary model Perfect conductor Specify material Approximate open (377 Ohms) Infinite waveguide	Enclosure Bottom Boundary model Perfect conductor Specify material Approximate open (377 Ohms) Infinite waveguide
Top ground plane material Perfect Conductor	Bottom ground plane material Perfect Conductor
OK Cancel	Help

Figura 41. Pestaña "Boundaries"

Una vez se han configurado las propiedades de la simulación y del sustrato (figura 31 a 39), se debe dibujar la antena.

La capa 3 va a ser la capa tierra, sobre ella irá una superficie conductora, para dibujarla, se selecciona "Layer 3" en la esquina inferior izquierda de la interfaz y dando click en "Rectangle Conductor" se dibuja un polígono en el área de trabajo.



Figura 42. Capa inferior de la antena

La capa dos es la que va a tener dibujado el arreglo de la antena, para realizarlo, se da click en "Layer 2" y se dibuja el arreglo con las dimensiones obtenidas anteriormente, dando click en "Polygon Conductor".



Figura 43. Dibujo de la antena

En la capa uno se agrega el puerto que se utilizará para realizar las mediciones de la antena, en la barra de menús, se despliega "Draw" y se selecciona "Ad Via Port", se dibuja el puerto en la parte inferior del acople de impedancia de la antena.

AM R	ntena5.	emp - AWR	Desig	n Environment - [EM	Structure 1]																															- 6)	x
6	File	Edit View	Drav	v Structure Proje	ct Simulate	Optio	ns /	Anima	ate T	ools	Wind	ow H	elp																								-	8 ×
]	D 🖻	، 🗶 ا 🖴		Add Via Add Rect Conducto	r	è	* ***	2	\$ 3	- 11 ► ==>	V	2	J		0	B	8	7	Ł		1 %		-		Ð	• 11												
	<u>III</u> De	sign Notes		Add Conductor																																		. ^
		oject Option		Add Edge Port														1.1																				
	- Ca Da	ata Files		Add Internal Port														1.1																				
l	🕒 Sy	stem Diagrai		Add Via Port														÷.,																				
		Annotation		Notch Conductor														÷.,		1.											;-							
Ē	- 🖭 Ci	Cuit Schema		Stretch Area										Ι.																								
	EN	Annotation												· ·																								
IT	÷	Materials		Move Up										L .																								
	÷-	EM Structu		Move Down										· ·																								
		Enclos		Snap Snape														1.1																				
		utput Equation	✓	Grid Snap														1.1		-	• • • •															:		1
ļ	🖽 Gr	aphs	✓	Orthogonal										1.1				1.1		1	1																	
	- C	Graph 1		Freeze Non-Active	ayers													1.1			•••••																1	77
		EM Str		Edit Shape Props														1.1																				•
		Graph 2		Mascura										· ·				1.1																				
		🔳 EM Str		inieasone										- ·				1.1																				
		EM Str	ucture	1:Ang(Z(1,1))														1.1																				
		- IVI Str	ucture	1.\$FPRJ:DB((S(1.1)))														1.1		÷																		
		Graph 3																																				
		EM Str	ucture	1:Z(1,1)																																		
		otimizer Goa eld Goals	s															1.																				
		utput Files																÷.,																				
Ē)- 🔁 W	izards																																				
																																			Ċ			
																		1		-																		Г (Т. В
Г		<u> </u>					-6		1 (1-	21	Laura	21	_	_	_	_			_	_	_	_	_	_	_	_	_	_	_	_	_	_	_	_	_	_	_	
H	rroj / Ele	m / Layout /						Layer	1 14	yei 2 /	Layer	01											-															
		EM Str ptimizer Goa eld Goals utput Files izards	s					Layer	1/La	yer 2 /	Layer	3			- - - -	•			· · ·		•	x:	-7	-	•		v: 50	· · ·	•	· · ·			•	· · ·	· · ·	· · ·		

Figura 44. Ad Via Port

Después de dibujada la antena, se deben agregar las mediciones de campo eléctrico, impedancia de entrada, de VSWR y de S21 para comprobar que el diseño

está funcionando de buena manera. Para hacer esto, se da click derecho en "Graphs" y se agrega el tipo de gráfica deseada.

La medición de la impedancia de entrada puede hacerse de dos maneras: en la carta de Smith y en una gráfica tabular, para agregar una gráfica tabular, se da click derecho en "Graphs", se selecciona "Add Graph", se marca "Tabular" y se da click en "OK".

Create Graph	2 X
Graph name	ОК
Graph Type	Cancel
 Rectangular Smith Chart 	Help
○ Polar ○ Histogram	
 Antenna Plot Tabular 	
Constellation	

Figura 45. Agregando una gráfica tabular

Para agregar una carta de Smith se hace el mismo procedimiento, pero esta vez se selecciona "Smith Chart" y se da click en "OK"

Create Graph	? ×
Graph name	
Impedancia Smith	ОК
Graph Type	Cancel
 Rectangular Smith Chart 	Help
🔘 Polar	
🔘 Histogram	
🔘 Antenna Plot	
🔘 Tabular	
Constellation	
③ 3D Plot	

Figura 46. Agregando una carta de Smith

Para las mediciones de VSWR y de S21 se agrega una gráfica tabular adicional.

Una vez agregadas las gráficas, se deben incluir las mediciones a cada una de ellas, para hacer esto, se da click derecho en el nombre de la gráfica y se selecciona "Add Measurement".

Graphs		
Impedance	Add Measurement	
Optimizer Go	Duplicate as Change Type to)
Output Files Wizards	Delete Graph Rename Graph	
	Collapse All Expand All	

Figura 47. Agregando una medición

Se abrirá un menú con una gran cantidad de mediciones, la medición de la impedancia se encuentra en "Port Parameters" y se denomina con la letra Z, se selecciona el nombre de la estructura en "Data Source Name", se debe asegurar que la medición no se realice en Decibeles y que sea la magnitud, finalmente se da

click en "Apply", este proceso se realiza tanto para la medición de la impedancia en la gráfica tabular como en la carta de Smith.

Meas. Type	Measurement	Data Source Name
File Linear Gain Woise Port Paramete TDR TDR TDR TDR	ABCD G H S SDeltaP SModel Y Z ameters)	Antena To Port Index 1 From Port Index 1 Sweep Freq (FDOC)
Simulator Default		Use for x-axis
Complex Modifier Real Real Imag. Angle	Result Type Complex dB	

Figura 48. Medición de la magnitud de la impedancia

Para medir el ángulo de la impedancia se realiza el mismo procedimiento, pero se selecciona "Angle" en vez de "Mag", esta medición solo se realiza en la gráfica tabular.

Para agregar la medición del campo Electrico de la antena, se debe agregar una gráfica tipo "Antena Plot".



Figura 49. Agregando una medición tipo "Antena Plot"

Para agregar la medición de campo Eléctrico, se click derecho en el nombre de la gráfica y se selecciona "Add Measurement", en el campo "Measurement", se despliega el campo "Electromagnetic", se selecciona "Antenna" y se ubica la medición "PPC_Ephi".

lodify Measurement Measurements		2 ×
Meas. Type Data Electromagnetic Antenna File Linear Load Pull Nonlinear E Phi Pattern (Sweep the	Measurement Con_AR Con_EPhi Con_ETheta Con_EIheta Con_EHCP Con_RHCP Con_TPwr PPC_AR PPC_EPhi PPC_ETheta eta)	EM Structure Name EM Structure 1 Fixed Phi (degrees) 90 Frequency Sweep Index 1 Sweep Freq (FPRJ) Plot all traces
Simulator Default Complex Modifier Real O Mag. Imag. Angle	Result Type Complex Ø dB	
	Aceptar	Cancelar Ayuda Meas Help

Figura 50. Añadiendo la medición del campo eléctrico

Para la medición del campo magnético, se hace click derecho sobre la misma gráfica en la que se agregó la medición del campo Eléctrico, se selecciona "Add Measurement", en el campo "Measurement" se despliega el campo "Electromagnetic", se selecciona "Antenna" y se ubica la medición "PPC_ETheta".

Modify Measurement Measurements	-	? ×
Meas. Type Data Electromagnetic Antenna File Linear Load Pull Nonlinear	Measurement Con_EPhi Con_ETheta Con_LHCP Con_RHCP Con_RHCP PPC_AR PPC_EPhi PPC_EPhi PPC_EHheta PPC_LHCP	EM Structure Name Antena Fixed Phi (degrees) 90 Frequency Sweep Index 1
E Theta Pattern (Sweep theta Simulator Default Complex Modifier	J ▼ Result Type	Plot all traces
○ Real	Complex dB	Cancelar Ayuda Meas Help

Figura 51. Medición del campo Magnético

Para la medición del VSWR, se hace click derecho sobre la gráfica "VSWR y 211", se selecciona "Add Measurement", en el área "Meas. Type" se selecciona el campo "Linear" y en el campo "Measurement" se selecciona "VSWR", en "Data Source Name" se selecciona el nombre del esquemático y finalmente se da click en "Apply".

Meas. Typ — Ti — Load — Nonlin — Outpu — Syster — Yield — Obso	ear t Equations m	Measurement STAB_GP STAB_GPM STAB_GPN SUMPWR VSWR YIN YM1 YM1 YM2	^	Data Source Name Antena Port Index 1 Sweep Freq (FPRJ)
Voltage Star Simulator	nding Wave Rati	Veven o Result Type	•	Use for x-axis 🔹 🗸
Voltage Star Simulator Complex Mo	nding Wave Ratio	Yeven o Result Type Complex	•	Use for x-axis 🔹

Figura 52. Medición de VSWR

La medición del S11 se encuentra en "Port Parameters" y se denomina con la letra S, se selecciona el nombre de la estructura en "Data Source Name", en la sección "To Port Index" y "From Port Index" se debe seleccionar el puerto 1 para que sea la medición del S11 y en el área "Complex Modifier" se selecciona "Mag", finalmente se da click en "Apply".

Meas. Type File Circle Gain Noise Port Paramete TDR Scattering Coefficients (S Para	Measurement ABCD G H S SDeltaP SModel Y Z meters)	Data Source Name Antena To Port Index To Port Index To Port Index I Sweep Freq (FPRJ)
Simulator Default		
Complex Modifier Real Age Imag. Angle	Result Type Complex dB	

Figura 53. Medición del S11

Para agregar la medición del ángulo del S11, se hace el mismo procedimiento para agregar la magnitud, pero en el área "Complex Modifier" se selecciona "Angle".

Una vez agregadas todas las dimensiones, se puede realizar la simulación, para realizarla primero se debe seleccionar en que capa se va a hacer la medición del Campo Eléctrico, para esto, estando ubicados en la estructura, se hace click en "Animate" en la barra de opciones y se selecciona "E-Field Settings", en las opciones que se despliegan, se selecciona "Layer 1" que es donde está ubicado el puerto de medición.

	E-Field Computation
Animate Tools Window H⊢	
Show Current	UK Cancel
Animate Play	Select the layers that you want
Animate Pause	to compute the E-field for (for E-field visualization)
Animate Stop	🔽 Layer 1
Animate Settings	🗖 Layer 2
E-Field Settings	Layer 3

Figura 54. Selección de la capa para hacer las mediciones

Si se desean verificar las dimensiones de la antena, Microwave Office cuenta con una regla, esta está ubicada en la barra de herramientas, su nombre es "Measure".



Figura 55. Herramienta "Measure"

Para dar inicio a la simulación, se da click al botón "Analize" (Rayo), ubicado en la barra de herramientas.

Simulating Antena
Simulation in progress
Click Cancel to terminate the simulation. Calculating Embedded Solution @ 0.9 GHz
Filing Matrix
Output log
Simulating Antena Calculating Embedded Solution @ 0.9 GHz Creating Spectral Domain Green's Function Tables ~ 0.0 secs
Keep this window open when finished.

Figura 56. Realizando la medición

3.1.4 Resultados de la simulación

3.1.4.1 Campo Eléctrico

La figura 57 representa el campo eléctrico en Phi (Línea azul) y en Theta (Línea rosada), el simulador de Microwave Office solo muestra 180º del campo.


Figura 57 Medición del Campo Eléctrico

3.1.4.2 Impedancia de la antena

Para mejorar la impedancia, se redujeron 3mm de y_0 , quedando con un valor igual a 33mm.

La figura 58 muestra la impedancia de la antena para la frecuencia de 900MHz en una gáfica tabular, como se observa, la impedancia simulada es muy cercana a 50Ω .



Figura 58 Impedancia de la antena en la gráfica tabular

La figura 59 muestra la impedancia de la antena en una carta de Smith.



Figura 59 Impedancia de la antena en la Carta de Smith

3.1.4.3 VSWR y S11

La figura 60 describe el VSWR y el parámetro S21 de la antena, como se observa, el coeficiente de relación de onda estacionaria es 1 y el S21 es muy bajo, lo cual indica una máxima transferencia de energía.



Figura 60. Simulación de VSWR Y S11

Como se observa, las simulaciones describen un comportamiento bastante bueno para la antena a la frecuencia de 900MHz

3.1.5 Implementación de la antena

Para la implementación de la antena, primero se debe dibujar el trazado en el TraxMaker para imprimirla y adherirla a la lámina de microtiras.

3.1.5.1 Implementación de la antena en TraxMaker

Para la implementación de la antena en TraxMaker, se deben hacer los trazados de la capa inferior y superior, teniendo mucho cuidado con las dimensiones de la misma, así, para dibujar la capa tierra, se selecciona "Bottom layer" y con la herramienta "Place Fill" se realiza el trazado.



Figura 61. Capa tierra de la antena

El agujero que se deja en la capa inferior es para uno de los pines del puerto SMA (Anexo 4) que se va a utilizar para la inyección de la señal a la antena.

Para la capa superior que es donde va el trazado, se realiza la figura de la antena utilizando la herramienta "Place Fill" en la "Top Layer".



Figura 62. Capa superior de la antena

El conector SMA cuenta con 5 pines, el central se representa por una VIA, y los 4 laterales se representan por PADS, se agregan los drills teniendo en cuenta la distancia que debe haber entre ellos según la hoja de datos del conector.



Figura 63. Agujeros para el conector SMA

Ya diseñada la antena, se puede imprimir en acetato o papel fotográfico para su posterior implementación, para hacer esto, en la barra de opciones se despliega el menú "File" y se selecciona "Print".

TraxM	aker - [C:\Use	ers\Luis Mig	juel\Doc	uments\/	ANT
File	Edit View	Options	Place	Netlist	Ro
	New			Ctrl+N	
	Open			Ctrl+0	
	Reopen				F
	Merge				
	Close				
	Save			Ctrl+S	
	Save As				
	Revert				
	Import				F
	Export				۲
	Reports				۲
	Create Gerbe	r File			
	Create N/C	Drill File			
	Print Setup		Shif	t+Ctrl+P	
	Print			Ctrl+P	
	Preferences.				
	Exit			Ctrl+Q	

Figura 64. Imprimir el trazado de la antena

En la ventana que se despliega, se da click en "Options" para modificar las opciones de la impresión, en la ventana desplegada se puede seleccionar que capas se desean imprimir, si se desea a color o blanco y negro, si se desean imprimir los Pads y los Vias, etc.

Print <u>L</u> ayers © Check Print © Batch Print	Mirrored	_Include ☐ Board Layer ✔ Pads
Set All Clear <u>A</u> ll Top Layer Mid Layer 1 Mid Layer 2	Set <u>U</u> sed Mirrored Mirrored	 ✓ Vias Text Strings □ Path/Filename, Layer ✓ Single Layer Pad Holes
 Mid Layer 3 Mid Layer 4 ✓ Bottom Layer 	Mirrored Mirrored Mirrored	O <u>t</u> her Settings Pad Hole Guide Size 0.00 mm
Top Overlay Bottom Overlay Ground Plane Power Plane Board Layer	Mirrored Mirrored Mirrored Mirrored Mirrored	Drill Draw Symbol Size 2.55 mm Solder Mask Enlargement 0.00 mm Paste Mask Enlargement 0.00 mm Pwtr/Gnd Enlargement 0.00 mm
☐ Top Solder Mask ☐ Bottom Solder Mask ☐ Top Paste Mask ☐ Bottom Paste Mask	Mirrored Mirrored Mirrored Mirrored	Color Mode ○ Color ⓒ B&W ○ B&W Negative
Pad Master Keep Out Layer	☐ Mirrored ☐ Mirrored	OK Cancel
Drill Drawing	Mirrored	

Figura 65. Opciones de Impresión

3.1.5.2 Implementación en físico de la antena

Para el proceso de implementación de la antena, se utilizó la máquina de circuitos impresos Circuit Board Plotter ProtoMat S63 (Ver anexo 8) de la Universidad de Pamplona. A continuación, se presenta el resultado final.



Figura 66. Antena Implementada, capa superior

La parte inferior de la antena se pegó a un soporte para facilitar la ubicación de la misma en el módulo de antenas de Lab Volt para las mediciones.



Figura 67. Antena implementada, capa inferior

3.1.6 Validación de la antena

Para las pruebas de la antena, se utilizaron: el módulo de Lab Volt de Festo para graficar el patrón de radiación y un analizador de espectro para verificar que la antena irradie energía de una buena manera, estos fueron los resultados:

3.1.6.1 Medición del patrón de radiación con una antenna Yagi como emisora

En la figura 68 se observa el patrón de radiación obtenido en el módulo de antenas LabVolt de Festo, la línea amarilla representa el campo eléctrico en Phi y la línea morada representa el campo eléctrico en Theta.

El módulo de antenas genera un patrón de radiación de 360° a diferencia del simulado en Microwave Office.



Figura 68. Patrón de Radiación de la antena obtenido por el módulo de antenas Lab Volt La figura 69 muestra el patrón de radiación de la antena en 3D visto desde arriba.



Figura 69. Patrón de Radiación visto en 3D



3.2 Metodología para el amplificador de Bajo ruido-Baja ganancia

Figura 70 Metodología para el amplificador de bajo ruido, baja ganancia

3.2.1 Selección de la frecuencia de operación del circuito, transistor para la implementación del circuito, punto de operación y red de polarización

La frecuencia que se quiere amplificar, al igual que la frecuencia de la antena, es de 900MHz.

Para el amplificador de potencia, se eligió el circuito número 3 (Red de Polarización con resistor de emisor en Bypass), presentado en el marco teórico y un punto de operación de bajo ruido y baja ganancia. Se eligió este circuito debido a que garantiza una polarización constante al transitor y genera una mayor ganancia que las otras redes de polarización.

El punto de operación de bajo ruido y baja ganancia fue elegido debido a las recomendaciones del fabricante del transistor, el cual indica que el transistor está diseñado para operar en este punto principalmente.

El transistor elegido es el NE 85619 de Rogers (Ver anexo 3), para que este transistor funcione en el punto de operación elegido, se debe garantizar que tenga un $V_{CE} = 3V$ y una $I_c = 7mA$, siguiendo la metodología propuesta por Guillermo Gonzales en su libro: "Microwve Transistors Amplifiers, Analysis and Design" (Gonzales, 1998). Para esto, se hace el análisis de la red en AC.

3.2.2 Cálculos para la red de polarización

Condiciones: $V_{CE} = 3V$ $I_c = 7mA$

Ecuación 18. Condición de I_E para el amplificador

$$I_c = I_E$$
 (*Ecuación* 18)

 $V_{CC} = 10V$

$$\beta = 100$$
$$V_{BE} = 0.75V$$

Ecuación 19. V_{RC}

 $V_{RC} = I_C R_c$ (Ecuación 19)

Ecuación 20. V_{RE}

 $V_{RE} = I_E R_E$ (Ecuación 20)

$$V_{RE} = 10\% V_{CC} = 1V$$

Despejando de la ecuación 20:

$$1V = 7mA(R_c)$$
$$R_E = \frac{1V}{7mA} = 142.8\Omega$$

Aplicando la ley de Voltaje de Kirchhoff

$$-10V + I_C R_c + V_{CE} + I_C R_E = 0$$

$$I_C (R_c + R_E) = 10V - 3V$$

$$(R_c + R_E) = \frac{7V}{7mA}$$

$$(R_c + R_E) = 1000\Omega$$

$$R_c = 1000\Omega - 142.8\Omega$$

$$R_c = 857.2\Omega$$

Aplicando el Teorema de Thevenin:

Ecuación 21. Voltaje de Thevenin

$$V_{Th} = \frac{V_{cc}R_2}{R_{2+}R_1} \quad (Ecuación\ 21)$$

Ecuación 22. Resistencia de Thevenin

$$R_{Th} = \frac{R_1 R_2}{R_1 + R_2} \quad (22)$$

Ecuación 23. βR_E

 $\beta R_E = 10 R_{Th}$ (Ecuación 23)

Despejando de la ecuación 23:

$$R_{Th} = \frac{\beta R_E}{10} = \frac{100 * 142.8\Omega}{10}$$

$$R_{Th} = 1428\Omega$$

Aplicando la ley de Voltaje de Kirchhoff

Ecuación 24

$$-V_{Th} + V_{RTh} + V_{BE} + V_{RE} = 0$$

Ecuación 25. Vrth

$$V_{RTh} = R_{Th}I_B$$

Se tiene la siguiente condición:

Ecuación 26. lc

$$I_c = \beta I_B$$
 (Ecuación 26)

$$I_B = \frac{7mA}{100} = 700uA$$

Despejando en la ecuación 25:

$$V_{RTh} = 1428\Omega * 700 uA$$

 $V_{RTh} = 999.6mV$

Despejando de la ecuación 20:

$$V_{RE} = 3mA * 333.3\Omega = 1V$$

Reemplazando en la ecuación 24:

$$V_{Th} = 999mV + 0.75V + 1V$$

$$V_{Th} = 1.75V$$

Despejando R_1 y R_2 de las ecuaciones 21 y 22:

Ecuación 27. R₁

$$R_{1} = \frac{V_{cc}R_{Th}}{V_{Th}} \quad (Ecuación \ 27)$$

$$R_1 = \frac{3K\Omega * 10V}{2V} = 8160\Omega$$

Ecuación 28 R₂

$$R_2 = \frac{R_{Th}}{1 - (V_{Th}/V_{cc})} \quad (Ecuación \ 28)$$

$$R_2 = \frac{3K\Omega}{1 - (2V/10V)} = 1543\Omega$$

Una vez obtenidos los valores de las resistencias, se simula el circuito final.

3.2.3 Simulación del circuito en Microwave Office

Para crear el circuito en Microwave office, se da click derecho en "Circuit Schematics" en la barra "Project" y se selecciona "New Schematic"



Figura 71 Creando un nuevo esquemático.

Una vez asignado un nombre al esquemático, se empiezan a colocar los componentes del circuito.

El amplificador NE 68619 debe ser importado de las librerías en línea. Para hacer esto, en la barra "Elements", se selecciona "Libraries" y "AWR Web Site", una vez ahí, se hace la búsqueda por vendedor seleccionando "Parts by Vendor", como se muestra en la figura:

🗄 🗅 📂 🔚 👗 🖻 🖀 🗙 🗠 🗠 💘 🍳 💽 🎽	효 출 출 철 Ø 정 프 코 및 삶 휫 출 <mark>:</mark> ' S 두 ! 채 T 필 · , : <mark>19 19 19 </mark> 순 사 값 초 삶 많 수 ⊳ · 1 읍 ,	
Eile Edit View Draw Schematic Project	imulate Options Iools Scripts Window Help _ 라	×
Elements 4 ×	*T Amplificador ×	×
Circuit Elements	· · · · · · · · · · · · · · · · · · ·	1
	(
444 Coplanar	· · · · · · · · · · · · · · · · · · ·	
MeasDevice	(
🖶 🚄 Microstrip	(
👜 🛷 Nonlinear	/ <mark>/</mark>	
V PRE_RELEASE	// · · · · · · · · · · · · · · · · · ·	
- D+ Ports		
Simulation Control		
🕀 💮 Sources		
- Stripline	//	1
Substates	//	-
I ransmission Lines	£	
Waveguide		
Subcircuits	🖡	
X Libraries	/ ··· ········ ··· ··· ··· ····· ··· ··	
🚊 🔏 * AWR web site		
H		
AWR PDK Availability		
Parts By Type		
Darte By Vendor		
Darts Obseleted	ſ	
	(÷
System Blocks		-
	🗄 📆 Status Window 🗛 🤉	×
	🗈 Copy All 🗙 💥 🖾 & Errors (0) 🛦 Warnings (0) 🕲 Info (0) 🔚 👌	
Models Description		
۰		
Project 🐨 Elements 🕀 Layout		

Figura 72 . Importando el transistor de las librerías en línea.

Desplegados los vendedores, se selecciona el fabricante del transistor, en este caso "Renesas (Previously NEC)", en las opciones abiertas se despliega "Non-linear", en las opciones abiertas se despliega "Discrete" y en "Discrete" se despliega "2_LowNoise_Bip_TR", finalmente, se selecciona "2_LowNoise_Bip_TR" y se ubica el transistor, para agregarlo al esquemático basta con seleccionarlo y arrastrarlo al editor:



Figura 73 . Agregando el transistor al esquemático.

Agregado el transistor, se agregan las resistencias. Para hacer esto, en la barra "Elements", se despliega "Lumped Elements", se selecciona "Resistor" y se arrastra al editor el modelo "RES".



Figura 74 . Agregando resistencias al esquemático.

Para cambiar el valor de las resistencias, se da doble click en el valor puesto por defecto y se cambia por el valor deseado.

Una vez agregadas todas las resistencias, se deben agregar los dispositivos de medición necesarios para comprobar el valor de V_{CE} y de I_c . En este caso, se necesitan un voltímetro y un amperímetro. Para agregarlos, en la barra "Elements" se selecciona "Meas Device" y se arrastran los modelos "I_Meter" para el amperímetro y "V_Meter" para el Voltímetro.



Figura 75 . Agregando los medidores al esquemático.

A continuación, se agregará la fuente V_{cc} de 10V, para hacer esto, en la barra "Elements" se selecciona "Sources", después, se selecciona "DC" y finalmente se arrastra el modelo "DCVS"



Figura 76 . Agregando la fuente al esquemático.

A la entrada y a la salida del circuito deben ir unos capacitores de acople de entrada y salida, estos se agregan de la misma manera que las resistencias solo que en vez de seleccionar "Resistor" se selecciona "Capacitor" y se arrastra el modelo "CAP", el valor de estos capacitores será de 0.01uF.

Finalmente, se agregan los puertos y el polo a tierra al circuito, deben agregarse dos puertos, uno a la entrada y otro a la salida del circuito y un puerto a tierra ubicado en el polo negativo de la fuente, para agregar estos elementos, en la parte superior de la interfaz del software se encuentra una barra de acceso rápido con estos puertos.



Figura 77. Ubicación del polo a tierra y de los puertos

Una vez agregados estos elementos, se tiene el circuito final:



Figura 78 . Circuito en DC

Para realizar las mediciones, primero se deben crear las gráficas. Para hacer esto, se da click derecho en "Graphs" ubicado en la barra "Project" y se selecciona "New Graph", se abre una ventana en la cual se le dará un nombre y se seleccionará el tipo de gráfica. Para obtener los valores de voltaje y corriente de los medidores se necesita una gráfica tipo tabular.



Figura 79 . Agregando una gráfica tabular

Para agregar las mediciones, se da click derecho en la gráfica creada y se selecciona "Add Measurement", se despliega una ventana con todos los tipos de mediciones disponibles, en este caso se ubica el campo "non linear", para agregar la medición de corriente se selecciona "Current" y en "Measurement" se selecciona "IDC", para asociar la medición con el Amperímetro del circuito, se despliegan las opciones del campo "Measurement Component" y se selecciona el medidor de corriente. Para agregar la medición se da click en "Apply".

Add Measurement to 'Voltage_Corrie	nte'	
Measurement Type TDR Dobsolete Consolete Current Current Current DC Current Simulator Configuration Default Complex Modifier Complex Conjuga	Measurement Search GDC IDC_ IVCUTVE IVCUTVE IVCUTVE IVCUTVE IVOEIta2 ICOmpD IEnv ICOPD IEnv ICOPD IEnv ICOPD ICOPD ICOPD ICOP ICO	Data Source Name Amplificador Measurement Component DCVS.V1 UCVS.V1 I_METER.AMP1 PORT_1 PORT_2
Aceptar	Cancelar Ayuda	Apply Favorite Meas Help

Figura 80 . Seleccionando le medición de corriente

Para agregar la medición de voltaje, en la misma ventana de "Add Measurement", en "Non Linear", se selecciona "Voltaje" y en "Measurement" se selecciona "VDC", se asocia al medidor de voltaje puesto en el circuito desplegando las opciones de "Measure Component" y se da click en "apply"

Measurement	Type	Measurement [VDC_ VDC_D VSpec Vcomp VcompD Venv Veye Veye Veye Veye Vfft VfftD Vgain Vesian	E	Data Source Name Amplificador Measurement Component DCVS.V1 PORT_1 PORT_2 V_METER.VM1
Simulator	APLAC DC		•	
Configuration	Default		•	
Complex Modif	ier Imag. Mag. Mag. Onjug	🔵 Angle 🔵 Angle ate 📃 dB	ŧU	

Figura 81 . Seleccionando la medición de Voltaje

Antes de realizar la simulación, se deben importar las librerías del transistor para que este opere de manera correcta para los parametros calculados dado que las librerías descargadas no cuentan con los suficientes datos. Para hacer esto, se debe ir a la página del transistor y buscar la referencia.

RENES	δΛς	Q Search		Search	S	ign in Americas
Solutions	Products	Design & Support	About	Special Offers	😝 Parametric search	(History
Home						< Share
NE68619v01				Search		
Search Resu	ilts	Download (1	1)			P
Everything		2SC5181(N	NE68619) S	-parameters		Live Chat Offline
Solutions (0)		 → More Results from 	Sample Progr	rams		

Figura 82 . Página de Renesas con la librería

Una vez descargados los archivos, se deben importar en el software dado click derecho en "Data File" en la barra "project" se selecciona "Import Data File".



Figura 83 . Importando las librerías

Se abrirá una ventana en la cual se deben buscar los archivos descomprimidos, en este caso, se selecciona el archivo cuyo nombre termine en 2_3, esto hace referencia a 2V y 3mA. Se recomienda que el nombre del archivo no puede tener caracteres especiales (como un guión -), siendo necesario cambiar el nombre.

browse for the	= 2							
🕒 🗢 🤳 « Descarga	as ▶ NE68619v01	Buscar NE68619v01	3					
Organizar 👻 Nueva c	Organizar 👻 Nueva carpeta							
🚖 Favoritos 🗂	Nombre	Fecha de modifica	Тіро					
🚺 Descargas	NE68619v1_p6_2p2_2_3.s2p	29/07/2002 16:49	Archivo S					
🧮 Escritorio	NE68619v1_p6_2p2_2_5.s2p	29/07/2002 16:51	Archivo S					
🕮 Sitios recientes	NE68619v1_p6-2p2_1_1.s2p	29/07/2002 16:40	Archivo S					
🗇 Autodesk 360 😑	NE68619v1_p6-2p2_1_3.s2p	29/07/2002 16:41	Archivo S					
	NE68619v1_p6-2p2_1_5.s2p	29/07/2002 16:45	Archivo S					
🥽 Bibliotecas	NE68619v1_p6-2p2_1_7.s2p	29/07/2002 16:46	Archivo S					
Documentos	NE68619v1_p6-2p2_1_10.s2p	29/07/2002 16:47	Archivo S2					
📔 Imágenes	NE68619v1_p6-2p2_2_1.s2p	29/07/2002 16:48	Archivo S2					
🌙 Música	NE68619v1_p6-2p2_2_7.s2p	29/07/2002 16:52	Archivo S2					
Yídeos	NE68619v1_p6-2p2_2_10.s2p	29/07/2002 16:53	Archivo S					
🖳 Equipo								
🚢 BOOTCAMP (C:) 🔻	<							
Nom	bre: NE68619v1_p6_2p2_2_3.s2p	✓ All Files (*.*)	•					
		Abrir 🚽 C	ancelar					

Figura 84 . Selección de la librería adecuada

Ahora, se debe asociar al transistor con el archivo de datos importado, dando doble clik en el nombre del transistor en el esquemático, se selecciona el archivo importado.



Figura 85 . Asociando el transistor con la librería

Para realizar la simulación, se da click en "Analyze" (Boton con forma de rayo em la parte superior de la figura 83).

Se obtienen los siguientes resultados:



Figura 86 . Valores de voltaje y corriente simulados

Como se puede observar en la figura 84, los resultados no son los mejores, por esta razón, se hace necesario realizar ajustes en los valores de resistencia hasta obtener los valores exactos.

Para realizar los ajustes, se tienen las herramientas "Tune Tool" y "Tune", con "Tune Tool" se selecciona la resistencia que se va a variar y con "Tune" se varía los valores.



Figura 87 . Herramienta "Tune"

En este caso, variando la resistencia de emisor (333 Ω) hasta un valor de 237 Ω se obtienen resultados óptimos.

/	· · · ·		
Frequency (MHz)	IDC(I_METER.AMP1) (mA) Amplificador.AP_DC	VDC(V_METER.V Amplificador.AP_DC	Variable Tun
0	3.0669	2.0272	Tune R3:R Nom-> 237 Max-> 666 Close Restore Tag Sweep Freeze Clear

Figura 88 . Resultados corregidos

Una vez polarizado el circuito, se agregan los inductores y las bobinas que van en el diseño del circuito amplificador.

Los capacitores de entrada y salida tienen un valor de 0.01uF y los inductores de 1nH.



Figura 89 . Circuito con los componentes LC

Ya ubicados todos los componentes del circuito, se va a realizar la simulación de la impedancia, tanto de entrada como de salida, para hacer esto, se agrega una gráfica tanto tabular como Carta de Smith y se asocia con la medición de la impedancia, en este caso ZIN

Circle AC Circle Gain Noise Phas Pret PreR Stab Stab Stab Stab 	e Shifter Parameters elease liity v ce at a Port	R_SRL SUMPWR VSWR YIN YM1 YM2 Yeven Yodd ZIN ZM1 ZM1 ZM1 ZM2 	×	Data Source Name Amplificador Port index 1 Sweep Freq (FDOC, n=1) Use for x-axis Select Data Set {Current Result}	
Configuration	Default	~	/		
Complex Modif	fier Imag. Mag.	○ Angle ○ AngleL	J		

Figura 90 . Agregando la medición de la impedancia del circuito

Al ejecutar la simulación se puede notar que el circuito está totalmente desacoplado a 500hm, donde r representa la parte real de la impedancia y x representa la parte compleja de la impedancia, estos valores están normalizados.



Figura 91 . Circuito desacoplado

Para el acople de impedancias se van a hacer un arreglo de líneas de microtiras, para agregar una línea, en la barra "Elements" se selecciona "Microstip" y se ubica "MLIN", para agregarlo al esquemático, se arrastra al mismo.

eircuitodc -	NI AWR Design Environment - [Amplificador	:1]					
Eile Edi	it <u>V</u> iew <u>D</u> raw S <u>c</u> hematic <u>P</u> roject <u>S</u> i	imula					
i 🗅 🚅 🔛 I	🗼 🖻 🗟 🗙 🗠 🗠 🔯 😋 🛅	÷0					
Elements	д	×					
	PLAC	^					
⊕ <i>44</i> 9 C	oplanar						
	eneral						
	nterconnects						
Encar Devices							
	ficrostrip						
	រុ Bends						
C	□ Components						
	Coupled Lines						
	P Junctions						
	≟r otner Æ PwrDivider						
	Obsolete	:					
	lonlinear	¥					
Models	Description	^					
- FM1LIN	RFIC Microstrip Line(FEM Quasi-Static)						
- FMLINX	X-model of microstrip line(FEM Quasi-Static						
👄 GM1LIN	Single General Multilayer Substrate Line(EM						
- MCTRACE	Meander Microstrip Line with Radiused Corr						
- MEMLIN	Embedded Microstrip Line (EM Quasi-Static						
- MI1LIN	Inverted Microstrip Line(EM Quasi-Static)						
	Open Microstrip Line with End Effect (Close						
	Open Microstrip Line with End Effect (EM Ba						
	Microstrip Line (Closed Form)						
	Shorted Microstrip Line Without End Effect (
- MS1LIN	Suspended Substrate Microstrip Line(EM Quasi-Static)						
- MS1LINX	Suspended Substrate Microstrip Line (FM Qu						
	Tanered Microstrin Line (Closed Form)	~					
-							

Figura 92 . Agregando la lámina de microtiras

Una vez agregadas las líneas, se deben asociar a un sustrato de microtiras, en este caso se van a agregar usando las librerías on line. Se cuenta con la lámina CER_10_250 de Taconic, para encontrar el fabricante, en la barra "Elements" se selecciona "Libraries", "AWR web site", se expande la opción "Parts By Vendor", se ubica el fabricante Rogers, se expande "Substrates", se expande "Taconic" y finalmente se selecciona el sustrato CER-10-250, en la ventana "Models" se encuentran los modelos existentes, se selecciona el deseado y se arrastra al esquemático



Figura 93 . Ubicando el sustrato en las librerías Online

El siguiente paso es asociar las líneas de microtiras agregadas con el sustrato, para hacer eso, se hace doble click la línea y en el apartado "MSUB" se selecciona "CER_10_250" (Ver anexo 2).

Name	Value	Unit	Tune	Opt	Limit	Lower	Upper	Step	Description	
B Er	9.5								Relative dielectric consta	ant
ВН	0.63	mm							Substrate thickness	
B T	0.035	mm							Conductor thickness	
B Rho	0.7118								Metal bulk resistivity nor	mali
B Tand	0.0035								Loss tangent of dielectri	с
B ErNom	9.5								Nominal relative dielectri	ic co
Name	CER_10_250]							Substrate name	
٠										•
Substrate	name									
Fooble Freeze Dart Number										

Figura 94 . Asociando la línea con el sustrato

Para realizar el acople de impedancias, se deben modificar tanto el grosor como la longitud de las líneas hasta obtener valores cercanos a los 500hm, se pueden agregar más de una línea y hacer arreglo tipo T por ejemplo, para cambiar los valores de las líneas, se puede usar la herramienta Tune que se utilizó anteriormente, a continuación se presentan los resultados:



Figura 95. Circuito con las líneas de microtira agregadas

Los valores de las líneas quedaron de la siguiente manera (las líneas se enumeran de izquierda a derecha):

Línea	Grosor (W)	Longitud(L)
1	1mm	16.6mm
2	1.16mm	15.7mm
3	1.05mm	10mm

Tabla 1. Dimensiones de las líneas de acople a la entrada

Línea	Grosor (W)	Longitud(L)
1	1mm	5.8mm
2	1.03mm	31.4mm
3	1.14mm	19mm
-		

Tabla 2. Dimensiones de las líneas de acople a la salida

Los resultados del acople con las líneas fueron los siguientes:

En la figura 96 se observan los acoples de entrada y salída del circuito con las líneas de microtiras agregadas, donde r representa la parte real de la impedancia y x representa la parte compleja de la impedancia, estos valores están normalizados.



Figura 96 . Impedancia acoplada vista en la carta de Smith

	Frequency (MHz)	ZIN(1) (Ohm) Amplificador	Ang(ZIN(1)) (Deg) Amplificador	ZIN(2) (Ohm) Amplificador	Ang(ZIN(2)) (Deg) Amplificador			
	900	50.414	0.89559	51.952	0.31271			
F	Figura 97 . Impedancia acoplada vista en una gráfica tabular							

Después de realizado el acople, se deben agregar otra serie de mediciones para comprobar el funcionamiento del circuito, estas mediciones son: figura de ruido, círculos de estabilidad y parámetros S11 y S21.

La figura de ruido y los círculos de estabilidad se pueden agregar en la misma carta de Smith en donde se tiene la impedancia, para agregarlos, estas mediciones se encuentran en "Linear", "Circle" y tienen como nombre "SCIR1" y "SCIR2"

leasurements		
Measurement Type Measurement Type	Measurement Search GACIR GAC_MAX GPCIR GPC_MAX MMCIRC NFCIR Q_CONT SCIR1 SCIR2 SCIR2 SCIR_IJ SMAP VIEWD_CT	Source Name Amplificador Sweep Freq (FDOC, n=1) Use for x-axis Select Data Set {Current Result}
Simulator Default Linear	~	
Configuration Default	~	
Complex Modifier Real Imag. Mag. © Complex O Conjug	○ Angle ○ AngleU jate □ dB	

Figura 98 . Agregando los círculos de estabilidad

La figura de ruido se encuentra en el mismo lugar que los círculos de estabilidad y tiene como nombre "NFCIR", en este caso, se agregan 4 círculos.

Measurement	Туре		Measurement	Search	Two Port Name
Linear AC Gain Noise Phas Port PreR Stable Voise Figure Ci (2 port only)	e Shifter Parameters elease elity rdes	>	GACIR GAC_MAX GPCIMAX GPC_MAX MMCIRC Q_CONT SCIR1 SCIR1 SCIR2 SCIR1J SMAP	~	Amplificador Number of circles 4 Step between (dB) 0.5 Sweep Freq (FDOC, n=1) Use for x-axis Select Data Set
Simulator	Default Linear			\sim	(Ourseat Decult)
Configuration	Default			\sim	{Current Result}
Complex Modif Real	îer ○Imag. ○N omplex ○C	lag. onjug	○ Angle ○ An	gleU	

Figura 99 . Agregando la figura de ruido

Los parámetros de estabilidad se muestran en una gráfica Tabular, estos son: El factor K y el factor B1, para obtener un circuito incondicionalmente estable, K debe ser mayor a 1 y B1 debe ser menor a 1.

Ambas mediciones se encuentran en: "Linear", "Stability"

	Туре	Measurement Search	Data Source Name
Linear AC Gain Noise Phas PreR Stabil	e e Shifter Parameters elease lity ty Factor (2 por Default Linear	A B1 GAM_GP2 K MU1 MU2 NDF STABN_GP2 STAB_GP2 StabEnv t only)	Amplificador Sweep Freq (FDOC, n=1) Use for x-axis Select Data Set {Current Result}
Configuration	Default	\checkmark	
	ier		
Complex Modif			
Complex Modif	Imag. Ma	ag. Angle AngleU	

Figura 100 . Agregando los parámetros de estabilidad

Los parámetros S11 y S21 se muestran en una gráfica tabular, La medición del S11 se encuentra en "Port Parameters" y se denomina con la letra S, se selecciona el nombre de la estructura en "Data Source Name", en la sección "To Port Index" y "From Port Index" se debe seleccionar el puerto 1 para que sea la medición del S11 y en el área "Complex Modifier" se selecciona "Mag", finalmente se da click en "Apply", para el parámetro S21, se selecciona el puerto 2 en "To port Index".

Measurement	Type		Measurement	Search	Data Source Name	
- Linear - AC - Circle - Gain - Noise - Phas - Phas - Port - PreR - Stabi	e e Shifter Parameters elease lity fficients (S Para	^ v ameter	ABCD G H SSoltaM SDeltaP SModel T Y Z Z		Amplificador To Port Index 2 From Port Index 1 Sweep Freq (FDOC, n=1) Use for x-axis	
Simulator Default Linear V		Select Data Set				
Configuration	Default			\sim	{Current Result}	~
Complex Modif Real	ìer ○Imag. ◉M omplex ○Co	lag. (onjuga	⊖Angle ⊖Ang ate □dB	gleU		

Figura 101 . Agregando los parámetros Scattering

3.2.4 Resultados de la simulación.

3.2.4.1 S21 y S11

La figura 102 representa los Parámetros Scattering S11 (coeficiente de reflexión de la tensión del puerto de entrada) y S21(ganancia de la tensión en directa). Un valor pequeño del parámetro S11 indica que muy poca de la potencia de la señal que se tiene a la entrada del circuito está siendo reflejada hacia la entrada y un valor positivo de la magnitud de S21 indica la ganancia del circuito en la salida del mismo.

Frequency	Ang(S(2,1)) (Deg)	S(2,1)	S(1,1)
(MHz)	Amplificador	Amplificador	Amplificador
900	-141.38	3.7106	0.0088367

Figura 102 . Resultados de la simulación para S11 y S21

3.2.4.2 Parámetros de estabilidad K y B1

Como se observa en la figura 103, el circuito es incondicionalmente estable al evaluar el factor K>1 y el factor Δ <1.

Frequency	K()	B1()
(MHz)	Amplificador	Amplificador
900	1.2312	0.73717

Figura 103 . Resultados de la simulación de los parámetros K y B1

3.2.4.3 Impedancia, figura de ruido y círculos de estabilidad

Las líneas verdes en la figura 104 describen la figura de ruido, las impedancias de entrada y salida están entre p5 y p6 lo cual indica una figura de ruido entre 1,723dB y 2.223dB, la línea roja representa el circulo de estabilidad.



Figura 104 . Impedancias, figura de ruido y círculos de estabilidad

Como se observa, el circuito tiene un funcionamiento bastante bueno, en el ámbito de la simulación.

3.2.5 Implementación del circuito

Para la implementación de la antena, primero se debe dibujar el trazado en el TraxMaker para imprimirla y adherirla a la lámina de microtiras.

3.2.5.1 Implementation del circuito en TraxMaker

Para la implementación de la antena en TraxMaker, se deben hacer los trazados de la capa inferior y superior, teniendo mucho cuidado con las dimensiones de la misma, así, para dibujar la capa tierra, se selecciona "Bottom layer" y con la herramienta "Place Fill" se realiza el trazado.



Figura 105 . Capa tierra del circuito

Los agujeros de la capa inferior son para los pines del puerto SMA (Anexo 1) que se va a utilizar para la inyección y para la salida de la señal del amplificador.

En la capa superior van a ir ubicados los componentes del circuito, cabe recordar que para el circuito se van a utilizar componentes de montaje superficial (SMD), que son de dimensiones considerablemente pequeñas; para agregar una resistencia, se da click en "Place Component", se selecciona el tamaño deseado y se da click en "Place"



Figura 106 . Agregando resistencias en TraxMaker

Para realizar las líneas de acople, se utiliza la opción "Place fill" y se dibujan los rectángulos, acorde a las dimensiones calculadas en Microwave Office

Una vez agregados todos los componentes y las líneas, se obtiene el circuito final:



Figura 107 . Acoples diseñados en TraxMaker

Se colocan grills en cada esquina para fijar el circuito a un soporte más rígido.

Una vez se tiene diseñado el circuito, se puede imprimir en acetato o papel fotográfico para su posterior implementación, para hacer esto, en la barra de opciones se despliega el menú "File" y se selecciona "Print", el procedimiento es similar al empleado en la antena.

3.2.6 Validación del circuito amplificador

Para validar el circuito, se aplicó una señal de 900MHz proveniente del generador de Radiofrecuencia Agilent 8648A, y se comprobó la amplificación de la misma en el analizador de espectro E4401B de Agilent.

Se obtuvieron los siguientes resultados mostrados en la figura 108 y 109, que corresponden con las señales de entrada y salida del circuito amplificador.

La figura 108 es la señal que está siendo aplicada al circuito vista en el analizador de espectro las frecuencias diferentes a 900MHz son frecuencias que el circuito recibe debido a interferencias generadas por una torre de comunicaciones móviles presente en el edificio en el que se hicieron las mediciones.



Figura 108 . Señal de entrada del circuito

En la figura 109 se puede observar el circuito funcionando, amplificando un ancho de banda de aproximadamente 60MHz con una ganancia pico de aproximadamente 20dBm.



Figura 109 . Señal de salida del circuito amplificador

4. **RESULTADOS**

4.1 Resultados del diseño, simulación e implementación de la antena Parche

Se fabricó una antena tipo parche sobre la lámina de Microtiras RO3003 de Rogers, con dimensiones: Ancho del Parche=117mm, Largo del Parche=96mm, largo del acople de entrada=41.4mm y Ancho del acople de entrada=1.6mm, que emite y recibe señales a una frecuencia de 900MHz con un patrón de radiación obtenido en el software Microwave Office y validado con el Módulo de Antenas LabVolt de Festo, la antena posee una impedancia de entrada simulada de 50,66+0.44j Ω , el valor de la Relación de Onda Estacionaria (VSWR) simulado es de 1.0157. El patrón de radiación obtenido presenta una zona de imperfección entre los 150° a los 240° aproximadamente, esto debido a ruidos externos causados por una torre de comunicaciónes moviles presente en el edificio donde se realizaron las mediciónes.

4.2 Resultados del diseño, Simulación e implementación del Circuito amplificador de Bajo Ruido/ Baja Ganancia.

Se fabricó un circuito amplificador de bajo ruido/baja ganancia con los siguientes valores de resistores: Rc=1000 Ω , Re=180 Ω , R1=6720 Ω y R2=1600 Ω , utilizando el de Renesas, obteniendo así una corriente de colector transistor NE85619 Ic=5.94mA y un Voltaje colector-emisor Vce=2.97V, las impedancias de entrada y salida del circuito se acoplaron utilizando arreglos de líneas de microtiras implementadas en la lámina CER-10-0250-C1/C1 de Taconic, obteniendo una impedancia de entrada simulada ZIN=50.4+0.89iΩ y una impedancia de salída simulada ZOUT=51.9+0.3JΩ. El circuito presenta una figura de ruido entre 1.723dB y 2.223dB y tiene un comportamiento incondicionalmente estable al ser los factores K>1 (1.23) y Δ <1 (0.73). En cuanto al funcionamiento, el circuito amplifica un ancho de banda con Fc=900MHz hasta un pico de -22.7dBm, así como otros armónicos. Se considera que el circuito funciona en bajo ruido debido a que la red de polarización garantiza un punto de operación A, el cual es designado por Guillermo Gonzales como bajo ruido- baja ganancia, la hoja de datos del transistor indica que la figura de ruido que el garantiza es de 1,2dB (ver figura 107) para Vce=3V y Ic=7mA a 1GHz, la figura de ruido obtenida en el simulador es de 1,7dB a 2.2dB.


Figura 110 . Figura de ruido vs Corriente de colector

Según el ingeniero Bill Schweber en su artículo: Comprender los principios básicos de los amplificadores de potencia y de bajo ruido en diseños inalámbricos, "Para los LNA, los principales parámetros son la figura de ruido (NF), la ganancia y la linealidad. El ruido se debe a las fuentes térmicas y a otras fuentes, con figuras de ruido típicas en el rango de 0.5 a 1.5 dB. La ganancia típica está entre 10 y 20 dB para una sola etapa." (Schweber, 2013).

Asi mismo, Sebastián Rodríguez Páez, Andrés Correa, Arturo Fajardo Jaimes y Carlos Iván Páez Rueda en su artículo "Metodología de Diseño de LNA en UHF", en el caso de estudio que exponen, toman la máxima figura de ruido como 3dB y la máxima ganancia como 20dBm. (Rodriguez, Páez, Correa, Jaimes, Rueda, 2010).

Basándose en la literatura y los resultados, se puede concluir que el circuito opera en bajo ruido y baja ganancia.

5. CONCLUSIONES

El diseño e implementación de circuitos que operan en altas frecuencias, exige al diseñador poseer una serie de conocimientos tanto conceptuales como matemáticos, los cuales deben ser previamente abordados para tener una mayor comprensión y éxito en los resultados de simulación e implementación. Conceptos como: microtiras, acople de impedancia y patrón de radiación son fundamentales en trabajos de alta frecuencia y deben ser tenidos en cuenta.

Para el diseño e implementación de la antena tipo parche en microtira, el valor de la constante dieléctrica es fundamental para encontrar las dimensiones de la misma. Durante el proceso de implementación, se realizaron 2 diseños de antena diferentes. El primero con una lámina con constante dieléctrica 3 (RO3003 de Rogers Corp) y el segundo con una lámina con una constante dieléctrica 10 (CER-10-0250-C1/C1 de Taconic.). Se pudo observar que, a mayor constante dieléctrica, las dimensiones de la antena disminuyen significativamente, comprobando así la relación de proporcionalidad inversa observada en las ecuaciones de las dimensiones (Ec 1 a 4).

También se pudo comprobar durante la fabricación y pruebas de las antenas, que éstas láminas de microtira, son muy susceptibles a ruidos externos, e incluso a daños físicos como rayones en la superficie de cobre; viéndose reflejados estas imperfecciones en el patrón de radiación que se obtuvo en la validación.

El software Microwave Office es una herramienta de gran ayuda, que permite optimizar los procesos de diseño antes de la implementación de la antena. Así mismo, se pudo comprobar que el patrón de Radiación obtenido en la simulación es similar a los patrones de radiación de éste tipo de antenas, de acuerdo con los resultados observados en la validación a través del Módulo de Antenas de FESTO.

Para el diseño del circuito amplificador de bajo ruido, se debe revisar toda la bibliografía posible para realizar una correcta elección tanto del transistor, la red de polarización, el punto de operación; dado que existe muchas posibilidades para trabajar, cada una ofrece diferentes resultados teóricos y se debe realizar una elección acorde con las necesidades del diseño.

El acople de impedancia con líneas de Microtiras, como se pudo observar en las simulaciones, mejoró las características del circuito, reflejados en los parámetros Scattering S21 el cual al tener un valor positivo indica que el circuito amplifica y S11 el cual al tener un valor pequeño indica una reflexión de la señal de entrada hacia la fuente mínima, así como en los parámetros de estabilidad B y K los cuales indican que el circuito no hará que la señal amplificada tenga corrimientos de fase o variaciones de amplitud.

El circuito amplificador, además de amplificar la frecuencia de 900MHz, amplifica también ciertos armónicos. Se recomienda el diseño e implementación de un filtro pasa-bandas altamente selectivo para la frecuencia de operación.

Dada a la operación en alta frecuencia de los circuitos diseñados, se recomienda: el apantallamiento de cada uno de las etapas del circuito amplificador y la utilización de líneas de transmisión para RF que incluyen un apantallamiento especial, esto para minimizar las pérdidas por dispersión e interferencias externas.

Para realizar una posterior validación del circuito amplificador y de la antena, se recomienda el uso del Analizador Vectorial de Redes, como se utilizó en el proyecto: "Metodología de diseño y construcción de prototipos amplificadores de microondas para la banda de radiofrecuencia UHF" (*Perez, 2012*).

Los trazados prototipo de los circuitos, se elaboraron con la máquina Circuit Board Plotter ProtoMat S63 de LPKF Laser & Electronics AG de la Universidad de Pamplona. Los trazados finales, fueron fabricados con la colaboración y orientación del Grupo de investigación y Desarrollo en Telecomunicaciones de la Universidad Francisco de Paula Santander, Cúcuta (GIDT), empleando la máquina EP2006 PCB Prototype Machine de Everprecision TECH CO. LTD.

Es recomendable revisar los requerimientos de las máquinas de circuitos, identificando el correcto grosor de la lámina de RF, con el objetivo de evitar trazados incorrectos e imperfecciones en la fabricación.

6. RECOMENDACIONES

Se recomienda realizar una extensa investigación del Estado del Arte cuando se pretendan realizar proyectos relacionados con las Microondas, a nivel mundial existen gran cantidad de investigadores y de proyectos que pueden ser de gran utilizada en caso que se presenten dudas o problemas durante el desarrollo del proyecto.

Es necesario contar con cierta habilidad matemática para realizar los cálculos de las dimensiones tanto de la Antena como del Circuito, de ser necesario, es recomendable la utilización de software matemático como soporte.

Para una mayor seguridad en cuanto a los resultados, se recomienda contar siempre con las últimas versiones de los Softwares que se quieran utilizar, en este caso, se contó con la última versión del Software Microwave Office el cual cuenta con las librerías actualizadas de un gran número de vendedores las cuales deben ser utilizadas para obtener mayor precisión en los resultados.

Se recomienda realizar prototipos de pruebas para tener claro que tipos de problemas pueden presentarse en el transcurso de la implementación del sistema, así mismo, estos prototipos pueden servir para aclarar dudas.

Es recomendable siempre buscar componentes para el circuito que tiendan a facilitar la implementación, en este caso, al inicio del proyecto se contaba con conectores SMA que presentaban cierta dificultad al soldarlos a las antenas de prueba, afortunadamente, se consiguieron conectores SMA especial para circuito impreso que facilitó su implementación en los circuitos finales.

Dada la condición de alta frecuencia a la que operan los sistemas fabricados, es recomendable realizar las pruebas en lugares lo más aislados posible a interferencias externas, tales como torres de Telecomunicaciones, en este caso, lamentablemente no pudo hacerse posible viéndose reflejadas estas interferencias en las mediciones finales.

BIBLIOGRAFÍA

- Ahmed, M., Bhowmik, K., & Al Suman, A. (June de 2012). Ahmed, Maruf; Bhowmik, Kishore; Al Suman, Abdulla;. *Intenational Journal of Sientific & Technology Research*.
- Balanis, C. (s.f.). Anthenna theory, Anlisis and Design. En C. Balanis, *Anthenna theory, Anlisis and Design.* United States: Jhon Wiley & sons, inc.
- Burgos, N., Perez, L. F., Andrade, E. V., Tovar, C. A., Angarita, E. F., & Moreno, J. J. (2015). HIGH EFFICIENCY RF/MICROWAVE POWER AMPLIFIERS: DESIGN EXAMPLES. Universidad Pedagógica y Tecnológica de Colombia.

Bursky, D. (07 de 06 de 2012). Low-Noise Amplifiers Maximize Receiver Sensitivity . Obtenido de Digikey.com.mx : https://www.digikey.com.mx/es/articles/techzone/2012/jun/low-noise-amplifiersmaximize-receiver-sensitivity

- Cabrera Botero, J. A., & Páez Rueda, C. I. (s.f.). *Diseño de una Antena de Patrón Conmutado para Banda ISM.*
- Castaño, J. P. (2009). Implementación de una antena tipo patch para la frecuencia de 2.4GHZ para sistemas WI-FI mediante Microwave Office. Pamplona.
- Directividad. (s.f.). Obtenido de UPV web site:

http://www.upv.es/antenas/Tema_1/Directividad.htm

- Gonzales, G. (1994). *Microwave transistors amplifiers: Analysis and design.* New Jersey: Prentice-Hall inc.
- Guerrero, C. B. (s.f.). *Vida Teleco*. Obtenido de Parametros S y carta de Smith: https://vidateleco.wordpress.com/2009/02/18/parametros-s-y-carta-de-smithparte-2/
- ITU-R. (s.f.). ¿Cual es el significado de las aplicaciones ISM y que frecuencias se utilizan? Obtenido de http://www.itu.int/net/ITU-R/terrestrial/faq/index.html#g013
- Kannadassan, D. (s.f.). *Design and Simulation of "Maximum Gain Amplifier" using AWR Microwave Office.* Vellore.
- Kijanga, P. (2014). Microwave Amplifiers Design. Helsinki.
- López, E. A. (2009). *Diseño de un amplificador para microtiras a máxima ganancia*. Ciudad de México .
- Pérez, J. C. (2012). 1.1.1.1 Metodología de diseño y construcción de prototipos amplificadores de microondas para la banda de radiofrecuencia UHF. Bogotá.
- Rocha, S. B. (2007). *Metodología para el diseño y construcción de antenas de microcinta en la banda WiMAX a 3.5GHz.* Tijuana.
- Rodríguez, S., Correa, A., Fajardo, A., & Páez, A. (2010). Metodología de Diseño de LNA en UHF.
- Schweber, B. (24 de 20 de 2013). *Comprender los principios básicos de los amplificadores de potencia y de bajo ruido en diseños inalámbricos.* Obtenido de Digikey.com.mx:

https://www.digikey.com.mx/es/articles/techzone/2013/oct/understanding-the-basics-of-low-noise-and-power-amplifiers-in-wireless-designs

- Simedrea, P. (2004). *Design and Implementation of Compact Microstrip Fractal Antennas.* London.
- Sokal, N. (s.f.). CLASS-E HIGH-EFFICIENCY RF/MICROWAVE POWER AMPLIFIERS: PRINCIPLES OF OPERATION, DESIGN PROCEDURES, AND EXPERIMENTAL VERIFICATION. Lexinton.
- Synac, A. (2014). Design and implementation of a UHF patch antenna. Cataluña.
- UHF, 1. M. (2012). Juan Carlos Muñoz Pérez. Bogotá.
- *Wikipedia*. (s.f.). Obtenido de Parametros de Dispersión: https://es.wikipedia.org/wiki/Parámetros_de_dispersión

ANEXOS

Hoja de datos de la lámina de microtiras RO3003 de Rogers

Anexo 1 Hoja de datos de la lámina de microtiras RO3003



RO3000[®] Series Circuit Materials RO3003[™], RO3006[™], RO3010[™] and RO3035[™] High Frequency Laminates

R03000* high frequency circuit materials are ceramic-filled PTFE composites intended for use in commercial microwave and RF applications. This family of products was designed to offer exceptional electrical and mechanical stability at competitive prices.

R03000 series laminates are ceramic-filled PTFE based circuit materials with mechanical properties that are consistent regardless of the dielectric constant selected. This allows the designer to develop multi-layer board designs that use different dielectric constant materials for individual layers, without encountering warpage or reliability problems.

RO3000 materials exhibit a coefficient of thermal expansion (CTE) in the X and Y axis of 17 ppm/°C. This expansion coefficient is matched to that of copper, which allows the material to exhibit excellent dimensional stability, with typical etch shrinkage (after etch and bake) of less than 0.5 mils per inch. The Z-axis CTE is 24 ppm/°C, which provides exceptional plated through-hole reliability, even in severe thermal environments. The dielectric constant versus temperature for RO3003TM and RO3035TM materials is very stable (Chart 1).

R03000 series laminates can be fabricated into printed circuit boards using standard PTFE circuit board processing techniques, with minor modifications as described in the application note "Fabrication Guidelines for R03000 Series High Frequency Circuit Materials."

R03000 laminates are manufactured under an ISO 9001 certified system.





100 S. Roosevelt Avenue, Chandler, AZ 85226 Tel: 480-961-1382 Fax: 480-961-4533 www.rogerscorp.com



Low dielectric loss (R03003* laminates)

applications up to 77 GHz. Excellent mechanical properties

- Reliable stripline and multi-layer board constructions.
- Uniform mechanical properties for a range of dielectric constants
- Ideal for multi-layer board designs with a range of dielectric constants

 Suitable for use with epoxy glass multi-layer board hybrid designs itable dielectric constant versus emperature and frequency (RO3003)

 Ideal for band pass filters, microstrip patch antennas, and voltage controlled oscillators.

Low in-plane expansion coefficient (match to copper)

- Allows for more reliable surface mounted assemblies
 Ideal for applications sensitive to
- Ideal for applications sensitive to temperature change
 Excellent dimensional stability
- Economical laminate pricing

Some Typical Applications: • Automotive radar applications

- Global positioning satellite
- Cellular telecommunications systems - power amplifiers and antennas
- Patch antenna for wireless communications
- Direct broadcast satellites
- Datalink on cable systems
- Remote meter readers
- Power backplanes





Data Sheet



Chart 2: R03003 and R03035 Dissipation Factor

The data in Chart 2 shows the distribution of dissipation factor for R03003 and R03035 materials.

Test Method: IPC-TM-650 2.5.5.5 Condition: 10 GHz 23* C



Chart 3: Normalized Dk vs. Frequency using microstrip differential phase length method 50 ohm microstrip circuits based on ~20mil thick laminates

Chart 3 demonstrates the stability of dielectric constant for R03000 series products over frequency. This stability simplifies the design of broadband components as well as allowing the materials to be used in a wide range of applications over a very broad range of frequencies.



100 S. Roosevelt Avenue, Chandler, AZ 85226 Tel: 480-961-1382 Fax: 480-961-4533 www.rogerscorp.com

	ROGERS	
1111	CORPORATION	

Data Sheet

Descention		Typica	l Value ^{ro}		Dimetion	Inde	Condition	Test Mathed	
property	R03003	R03035	R03006	R03010	Direction	Unit	Condition	rest Method	
Dielectric Constant, s, Process	3.00 ± 0.04	3.50 ± 0.05	6.15±0.15	10.2 ± 0.30	z	-	10 GHz 23°C	IPC-TM-650 2.5.5.5 Clamped Stripline	
$^{(2)} \mbox{Dielectric Constant, } \epsilon_{\mu}$ Design	3.00	3.60	6.50	50 11.20 Z - 8 GHz - 40 GHz		Differential Phase Length Method			
Dissipation Factor, $\tan \delta$	0.0010	0.0015	0.0020	0.0022	z	-	10 GHz 23°C	IPC-TM-850 2.5.5.5	
Thermal Coefficient of s,	-3	-45	-262	-395	z	ppm/*C	10 GHz -50 to 150°C	IPC-TM-850 2.5.5.5	
Dimensional Stability	-0.06	-0.11 0.11	-0.27	-0.35	X Y	mm/m	COND A	IPC TM-850 2.2.4	
Volume Resistivity	1.07	107	10*	10*		MQ+cm	COND A	IPC 2.5.17.1	
Surface Resistivity	107	107	10*	10*		MΩ COND A		IPC 2.5.17.1	
Tensile Modulus	900	1015	2068	1500	X, Y	MPs	23°C	ASTM D638	
Moisture Absorption	0.04	0.04	0.02	0.05	-	%	D48/50	IPC-TM-850 2.8.2.1	
Specific Heat	0.9		0.86	0.8		J/g/K		Calculated	
Thermal Conductivity	0.50	0.50	0.79	0.95	-	W/m/K	50°C	ASTM D5470	
Coefficient of Thermal Expansion	17 16 25	17 17 24	17 17 24	13 11 16	Y Z	ppm/*C	-55 to 288°C	ASTM D3386-94	
Td	500	500	500	500		PC TGA		ASTM D3850	
Density	2.1	2.1	2.6	2.8		gm/ cm ³	23°C	ASTM D792	
Copper Peel Strength	12.7	10.2	7.1	9.4 Ib/in After Fit		1 oz. EDC After Solder Float	IPC-TM-2.4.8		
Flammability	V-0	V-0	¥-0	V-0				UL 94	
Lead Free Process Compatible	YES	YES	YES	YES					



NOTES:

-

Typical values are a representation of an average value for the population of the property. For specification values contact Rogers Corporation.

(2) The design Dk is an average number from several different tested lots of material and on the most common thickness/s. If more detailed information is required, please contact Rogers Corporation or refer to Rogers' technical papers in the Roger Technology Support Hub avail-able at http://www.rogerscorp.com/acm/technology.

100 S. Roosevelt Avenue, Chandler, AZ 85226 Tel: 480-961-1382 Fax: 480-961-4533 www.rogerscorp.com



Data Sheet

Standard Thickness	Standard Panel Size	Available Copper Cladding			
R03003/R03035:	12" X 18" (305 X 457mm)	% oz. (9µm) electrodeposited copper foil (HQ/HQ)			
0.005" (0.13mm) 0.010" (0.25mm)	24" X 18" (610 X 457mm)	% oz. (17µm) electrodeposited copper foil (HH/HH)			
0.020" (0.50mm)		1 oz. (35µm) electrodeposited copper foll (H1/H1)			
0.030" (0.75mm) 0.060" (1.52mm)		2 oz. (70µm) electrodeposited copper foil (H2/H2)			
		% oz. (17µm) reverse treated electrodeposited cu foil (SH/SH)			
R03006/R03010: 0.005" (0.13mm)		1 oz. (35µm) reverse treated electrodeposited cu foil (51/51)			
0.010" (0.25mm)		$2 \text{ oz.} (70 \mu\text{m})$ reverse treated electrodeposited cu foil (S2/S2)			
0.025" (0.64mm) 0.050" (1.28mm)					
		R03003 & R03035 laminates also available with %, 1 and 2 oz. rolled copper foil			
		R03003 5 mil thick laminatez also available with 6 oz. rolled copper foil and 0.040" rolled copper plats			
		Other claddings may be available. Contact customer service.			

The information in this data sheet is intended to assist you in designing with Rogers' circuit materials. It is not intended to and does not create any warranties express or implied, including any warranty of merchantability or fitness for a particular purpose or that the results shown on this data sheet will be achieved by a user for a particular purpose. The user should determine the suitability of Rogers' circuit materials for each application.

These commodities, technology and software are exported from the United States in accordance with the Export Administration regulations. Diversion contrary to U.S. law prohibited.

The Rogers' logo is a licensed trademark of Rogers Corporation. R03000, R03003, R03006, R03010 and R03035 are licensed trademarks of Rogers Corporation or one of its subsidiaries. ©2015 Rogers Corporation, Printed in U.S.A., All rights reserved. Revised 1105 050415 Publication #92-130 Hoja de Datos de la lámina CER-10-0250-C1/C1 de Taconic Anexo 2. Hoja de datos de la lámina CER-10-0250



RF-60A & CER-10

General Processing Guidelines



Petersburgh, NY – Tel: 800-833-1805 Fax: 518-658-3988 Europe – Tel: +353-44-9395600 Fax: +353-44-9344369 Asia – Tel: +82-31-704-1858 Fax: +82-31-704-1857 www.taconic-add.com www.taconic.co.kr

General Information

The RF-60A and Cer-10 products are part of the Taconic ORganic CERamic (ORCER) product line. With a dielectric constant of approximately 6.15 and 10, they are ideal high Dk products for applications requiring reduced circuit size and weight. The low electrical loss factor makes them an excellent selection for RF circuits.

It should be noted that the following processing recommendations are based on standard industry practices and optimal parameters may differ somewhat, depending on available processing equipment.

	Material Properties											
	Dielectric Co	Loss T	angent	Thickness Range								
	10 GHz	1 MHz	10 GHz	1 MHz								
TLY	2.17 – 2.40		0.0009		0.0050" - 0.1870"							
TLX	2.45 - 2.65		0.0019		0.0020" - 0.3750"							
TLT		2.45 - 2.65		0.0006	0.0020" - 0.3750"							
TLC	2.75-3.20	I	0.0030		0.0100" - 0.2500"							
TLE	2.95-3.00		0.0028		0.0015" – 0.1250"							
TSM-30	3.00		0.0015		0.0050" - 0.0600"							
TLG	3.00-3.50		0.0038		0.0100" - 0.1200"							
RF-30	3.00		0.0014		0.0100" - 0.1200"							
RF-35	3.50	3.50	0.0028	0.0018	0.0100" - 0.1200"							
RF-35A2	3.50		0.0018		0.0050" - 0.0600"							
RF-35P	3.50	3.50	0.0035	0.0025	0.0020" - 0.1250"							
RF-41	4.10		0.0038		0.0600" - 0.1250"							
RF-43	4.30		0.0033		0.0100" – 0.1250"							
RF-45	4.50		0.0037		0.0200" - 0.1250"							
RF-60A	6.15		0.0028		0.0100" – 0.1250"							
Cer-10	10.0 (0.062 nominal)		0.0035		0.0040" – 0.1250"							

Table 1 - Material properties

Handling of PTFE Laminates

PTFE is a thermoplastic material which is very stable electrically and chemically when compared with common thermosetting resins such as epoxy, polyphenyleneoxide, polyimide and cyanate ester. Part of what gives PTFE its superior performance over frequency and temperature also makes the pure resin relatively soft. It is for this reason that all Taconic laminates are reinforced with glass fabric. The glass fabric reinforcement of the substrate greatly increases stability in the X and Y axis over non-woven or unreinforced PTFE products. While the glass fabric provides excellent

dimensional stability, the following process and handling precautions should be taken to prevent damage or deformation of the laminate during fabrication.

Do not mechanically scrub the material

As with thin core or flexible substrates, mechanically scrubbing will stretch and deform the material. The pinch rollers used to secure the panel during scrubbing will also cause dents as particle or brush material are pressed into the surface of the laminate. Chemical cleaning is much preferred. Eliminating mechanical cleaning and unnecessary handling will improve the dimensional accuracy of subsequent processes by preventing mechanical distortion of the laminate.

Do not pick up a panel horizontally by one end or edge

By allowing the material to flop over you may stretch the copper and substrate. Lift the panel by two parallel edges; preferably the two closest dimensionally.

Prevent contaminant deposits on the material or copper

The use of clean protective gloves and slip sheets will prevent contamination and staining. You will not need to remove oils, grease or fingerprints if you don't deposit them.

Do not mechanically abrade the PTFE surface after etching/removing the copper

If left undisturbed, the PTFE surface is very good for adhesion of solder mask, prepreg and bonding adhesive without further preparation. The etched surface of the PTFE is very wettable due to the rough tooth structure left behind after cooper removal. If the surface becomes disturbed, further surface preparation using sodium or plasma etching can improve wettability and adhesion to the surface.

Do not stack panels directly on top of each other

Particles or debris on the surface of the panel can become imprinted into the copper and substrate of adjacent panels. The preferred method of storage is to rack the panels vertically. If panels must be stacked use clean, soft, slip sheet material between each panel and keep stack height to a minimum.

Drilling

Good hole quality can be achieved using Taconic recommended drill parameters. Standard 130° point geometry, PCB carbide drills work well with all Taconic PTFE-based laminates. Hole quality can be affected by drill sharpness. Taconic recommends using new drills for the best hole quality. Stack height should not exceed 2/3 the flute length of the smallest diameter drill being used. Standard phenolic entry material (≈ 0.020 ° [0.5mm] thickness) is acceptable along with aluminum / paper / aluminum entry. A hard phenolic backup board (≈ 0.090 ° to 0.125° [2.29mm – 3.18mm] thickness) is recommended to reduce bottom-side burring. The pressure of the drill foot should be a minimum of 40 psi and should be increased if topside burring is excessive.

The number of hits per drill will vary depending on the drill parameters, hole size, stack height, and laminate thickness. A worn drill bit usually results in an abnormally high number of nodules which may not be noticed until after plating. A normal hit count can range from 500 to 1500 hits for the RF-60A and Cer-10 materials.

All drilling debris must be removed prior to hole wall preparation such as plasma or sodium treatment. Thoroughly remove all debris in the holes with a high pressure air or water blast. If water is used, bake the laminate for 1 hour at 250°F (121°C) to remove moisture prior to through hole treatment.

Burring can occur if drilling conditions are not correct. If burring occurs, sanding is not recommended. Pumice scrubbing has been known to be effective, however Taconic does not recommend any process that may cause distortion of the laminate. The best solution to prevent burrs is by thoroughly understanding and implementing the optimum drilling process and parameters for your equipment.

Smearing is a condition where the PTFE resin has been heated to a point where it softens and is easily moved within the hole. It usually appears as a line between the copper foil and the plated copper. Assuming that sharp drill bits are being used, the solution is to reduce the speed (thus surface feet per minute) of the drill to prevent heat buildup. The chip load will increase so careful inspection for protrusions should be done after the electroless plating step, if possible. Protrusions may not be noticeable until after the electroless plating process, even if a high magnification microscope is used.

Hole wall tear-out, or gouging, is another possible defect caused during the drilling process. Gouging is usually an indicator of either a dull drill or an excessively high chip load. Another factor that can influence gouging is the fiberglass weave style. A coarse glass is more prone to gouging than a medium or fine glass style. RF-60A and Cer-10 use a fine weave glass and gouging should not be a problem. If gouging occurs, first check for worn drill bits before adjusting the drill parameters. If gouging persists, reduce the chip load. Care should be taken to keep drill bit temperatures to a minimum by keeping the surface feet per minute low while adjusting chip loads downward.

Inner Layer Preparation

Multilayer applications require that two or more laminates be bonded together to form a single circuit board. There are two important considerations when processing the circuit board. The first is registration of the features from one layer to another. The second is the condition of the bond surface prior to lamination.

Registration: Layer to layer registration is often a critical requirement of the finished circuit board and misregistration can cause a variety of issues such as open circuits and poor coupler performance. Therefore, it is important that the material be acclimated to the processing environment and the correct artwork compensation used. Acclimation to

the processing environment is simply making sure that the laminate is at ambient temperature prior to processing. It is recommended that if the laminate has seen extreme temperatures during shipment or storage, it should be placed in ambient conditions for 24 hours prior to processing.

All laminates experience movement after the copper foil has been etched. Various factors such as laminate thickness, glass style, construction, copper foil thickness, and circuit design contribute to the characteristic known as dimensional stability. The dimensional change data for various types of Taconic laminates are listed below. The data is for reference only and is dependent on the factors listed above. Most printed circuit board shops determine artwork compensation data by running samples or estimating based on previous experience.

Material Designation	Dimensional Change in Parts Per Million (PPM)
TLC	200 – 400
TLE	220 – 400
TLT	400 – 600
TLX	400 – 600
TLY	400 - 800
RF-30, RF-35, 35P	200 – 400
RF-60A	400 – 600
Cer-10	400 - 600

Table 2 – Dimensional change in parts per million

Bond Surface Condition: The condition of the substrate surface prior to bonding is critical in achieving good inner layer bond strength. As shown in Figure 2, the copper foil of the laminate has a dendrite structure designed to increase the copper peel strength. As the copper foil is etched, the dendrite imprint is left in the substrate surface. It is critical to subsequent multilayer bonding that this structure be present and undisturbed. Any mechanical abrasion of the substrate surface will destroy the imprint pattern and can result in poor bond strength between the layers. If the surface is destroyed, a sodium or plasma etch prior to multilayer bonding will greatly enhance surface adhesion. It is recommended that proper handling techniques be used at all times (see Handling of PTFE Laminates). It is also recommended that any processes used to clean the copper surface be chemical in nature, not mechanical.



Figure 2 - Illustration of copper laminated to PTFE surface.

Hole Wall Preparation

PTFE based laminates require that drilled holes be subjected to a process which will prepare the PTFE resin system for subsequent plating. There are two processes that have been shown capable of providing void-free copper plating. One process is chemical in nature and involves a sodium-based solution that strips the fluorine atoms from the PTFE molecules. This process has been used for many years in the industry with great success. The advantages of sodium etching include long shelf life of the hole wall treatment, fast treatment time, and complete coverage. The primary disadvantage of sodium etchant is the volatility of the chemical. Various manufacturers and etchant services are available, call technical service for a complete list.

Another method of preparing the holes for plating is plasma etching. If the proper gases and cycles are used, plasma will allow plating to the PTFE resin. Experience has shown that the best gases to use are a mixture of hydrogen and nitrogen. Helium can also be used in many cases. The advantage of plasma etching is that it is a relatively safe procedure. Disadvantages include relatively long cycle times (35 to 60 minutes) and short shelf life of the effect (4 – 24 hours).

Sodium Treatment: A sodium-based chemical treatment process does an excellent job of preparing the PTFE through-hole surface prior to the plated through hole process. Follow the manufacturer's recommended treatment process. Bake for 1 hour at 250°F (121°C) prior to plating to remove moisture that may have been absorbed during the sodium treatment process. NOTE: Do not subject the treated holes to heavily concentrated chlorine-based chemical processes prior to electroless copper plating or direct metallization. Chlorine can have adverse effects on the sodium treatment and result in plating voids.

Plasma Etching: Plasma treat using a 30-70% Hydrogen, 70-30% Nitrogen gas mixture. Power setting for the RF-signal generator should be 60-75% of full rated power for 30-60 minutes depending on the hole diameter, number of holes, and thickness of

the board. Boards with relatively higher aspect ratios will require longer plasma cycle times. Industry experience has shown that gases such as helium and CF_4 are not as effective as hydrogen as evidenced by sporadic plating voids and higher contact angles.

Plating

After the hole wall has been properly prepared, PTFE-based laminates will accept either electroless copper or direct metallization plating. The electrolytic plating process is the same for PTFE or epoxy based materials. Typical plating consists of 1 - 1.5 mils (0.025mm - 0.038mm) of copper plate in the holes and/or on the surface.

Image, Develop, Etch, Strip

Prepare the copper surface, apply dry film, and image and develop using a standard process. The copper surface preparation should consist of microetching the copper. Scrubbing is not recommended for thin core PTFE-based materials or multilayer inner layers due to possible registration issues. Scrubbing can also destroy bonding surfaces and cause delamination of multilayers (see Inner Layer Preparation). If the surface is destroyed, a sodium or plasma etch prior to soldermask application or multilayer bonding will greatly enhance surface adhesion.

The etching process is the same as for a standard printed circuit board. Machine settings should be appropriate for the copper thickness of the multilayer inner layers. The substrate surface of the boards MUST NOT be touched or scrubbed. Strip the photoresist using a standard process.

Solder Mask

Soldermasking of PTFE materials can be achieved quite easily once the processes of cleaning, application and the adhesion mechanisms are thoroughly understood. The following covers these fundamentals.

Soldermask materials have changed drastically in the last 10 years with a move from two component fixed pot life epoxies, to single component heat cured epoxies, to the now standard liquid photo imageable soldermasks. The LPI's are different in that they incorporate a UV reactive component which allows these modified acrylic formulas (or combinations of epoxy and acrylates) to be imaged photographically for fine line resolution between fine pitch pads.

With the advantages of LPI's being their ease of use and resolution capability they often do not have the same adhesion characteristics as the previous pure epoxy systems. This fact must be taken into account when applying LPI's to PTFE laminates.

The mechanism for adhesion of soldermask (or prepreg or bonding film) to the PTFE laminate surface is the condition of the PTFE surface prior to application. By nature,

PTFE is a very low surface energy fluoropolymer and thus it has excellent non-stick properties, which make it highly popular in lubrication and release applications. However, the adhesion of the base copper cladding is achieved by lamination of the relatively rough (Table 3) treated copper surface to the PTFE material under high heat and pressure. This process is able to produce an excellent mechanical bond between the PTFE resin and the rough dendritic surface of the copper (Figure 2). It is the negative impression of the rough copper treatment that remains in the PTFE after etching the copper to form the circuitry pattern (Figure 3), which provides adequate surface area for mechanical bonding of the soldermask to the PTFE surface (Figure 4). Therefore it is important to eliminate traditional scrubbing techniques which may disturb or destroy this rough surface.

Copper Type	RzDin (microns) "Peak"	Ra (microns) "Average"
1/4 oz. ED copper	4.95	0.80
1/2 oz. ED copper	6.65	1.00
1 oz. ED copper	9.60	1.50
2 oz. ED copper	9.70	1.55

Table 3 – Typical copper treatment roughness for various standard weights of electrodeposited copper foils.



Figure 3 – Illustration of PTFE surface remaining after copper removal/etching.



Figure 4 – Illustration of soldermask wetting and adhesion to rough PTFE surface.

With the need to replace the process a substitute process has been used which has several added benefits. Chemical cleaning of the copper surface offers the advantage of reduced mechanical stress on the material. This becomes critically important when dealing with thin laminates (≤ 0.010 " or 25 mm) and or critical dimensional tolerances in soldermask or second stage drilling or routing. The removal of the scrubbing application also eliminates pits and dents which may be caused by high pressure contact with the steel or ceramic coated steel pinch rollers typically used in scrubbing machines to prevent panel movement during rotary scrubbing.

Soldermask Process – Pattern Plated Copper

- 1. Etch panels as normal to define circuitry pattern.
- Allow plated metal etch resist (tin or tin/lead, in the case of nickel or gold surfaces obviously these will remain) to remain on panel through post etch inspection processes to prevent copper surface contamination, staining or oxidation prior to soldermask application.
- 3. Set up soldermask application process, prior to stripping or removing the metallic etch resist. Note: For double sided soldermask applications, setup soldermask process to apply soldermask to the side of the panel with the largest copper area to be covered (i.e. if the ground plane is to be completely covered with soldermask then this would be the first side coated).
- 4. Strip tin or tin/lead from copper surfaces. The copper surfaces should be bright and stain free following tin or tin/lead strip. *Note: Omit this process for nickel and gold finishes.*
- Chemically clean and roughen the copper surfaces using an acid or alkaline cleaner followed by a micro-etch process which removes 30-60μ" of copper. This should provide adequate surface area for adhesion of soldermask to copper surfaces.
- Dry panels thoroughly. If you do not have an adequate horizontal drier then an oven bake is recommended at 150-170°F (66-77°C) for 15-20 minutes. *Note: Drying* process should not cause oxidation of copper surfaces. If oxidation occurs reduce drying time.
- 7. Allow panels to cool to room temperature (approximately 5-10 minutes) and immediately apply soldermask.
- 8. Tack dry (LPI) or bake and cure (silk screened epoxy) soldermask per manufacturer's recommendation.
- 9. Continue processing per manufacturer's recommendation for LPI soldermasks (image, develop and cure).
- 10. For second side, repeat processes beginning with # 5.

Soldermask Process – Panel Plated Copper

- 1. Etch panels as normal to define circuitry pattern.
- Strip dry film resist from panels and rinse and dry thoroughly to prevent copper surface oxidation.

- *3.* Using clean white cotton gloves, perform post etch inspection immediately following dry film removal. Move panels to soldermask process directly after inspection.
- 4. Set up soldermask application process while post etch inspection is taking place to minimize hold time between etch, strip and soldermask application. Note: For double sided soldermask applications, setup soldermask process to apply soldermask to the side of the panel with the largest copper area to be covered (i.e. if the ground plane is to be completely covered with soldermask then this would be the first side coated).
- 5. Chemically clean and roughen the copper surfaces using an acid or alkaline cleaner followed by a micro-etch process which removes $30-60\mu^{\circ}$ of copper. This should provide adequate surface area for adhesion of soldermask to copper surfaces.
- 6. Dry panels thoroughly. If you do not have an adequate horizontal drier then an oven bake is recommended at 150-170°F (66-77°C) for 15-20 minutes. *Note: Drying process should not cause oxidation of copper surfaces. If oxidation occurs reduce drying time.*
- 7. Allow panels to cool to room temperature (approximately 5-10 minutes) and immediately apply soldermask.
- Tack dry (LPI) or bake and cure (silk screened epoxy) soldermask per manufacturer's recommendation.
- 9. Continue processing per manufacturer's recommendation for LPI soldermasks (image, develop and cure).
- 10. For second side, repeat processes beginning with step # 5.

Solder Reflow

Hot air solder leveling is a common method of protecting exposed copper circuitry. Two basic types of hot air level machines are used in the industry, horizontal and vertical. By far the more popular of the two is the vertical machine. It is less expensive and easier to maintain than the horizontal type. However, the vertical machine subjects the printed circuit board to a more severe level of thermal shock than the horizontal. Once the board is clamped in the vertical machine, the only preheat the board sees is the few seconds above the solder pot prior to immersion. Typical immersion times are 5 - 6 seconds from entry into the solder pot to complete withdrawal. This minimal preheat time can be particularly harsh on PTFE based laminates due to their z axis expansion characteristics. When using hot air solder leveling on PTFE laminates, Taconic recommends a bake cycle of 2 - 3 hours at $300^{\circ}F$ ($149^{\circ}C$) just prior to the HASL process. The solder pot temperature should be maintained at $460^{\circ} - 480^{\circ}F$ ($238^{\circ} - 249^{\circ}C$) for optimal performance. Cycle time should be 5 - 6 seconds from the time of entry to the complete withdrawal of the board. Dwell time in the solder pot should not exceed 2 seconds.

Machining

Machining of PTFE-based substrates is typically more difficult than epoxy-based substrates due to the softness of the PTFE resin system. The style of fiberglass used in the substrate also affects the quality of routing with respect to burrs and fibers. The heavier the fiberglass weave, the more difficult it is to cut. Both RF-60A and Cer-10 use a fine fiberglass weave which routs well.

Taconic products can be successfully machined using standard router bits or end mills when the recommended methods and rout parameters are used. In addition to the rout parameters, an equally important factor in successful routing is having intimate contact throughout the routed package. Figure 5 shows a typical rout stack with phenolic entry and backer material on either side of the circuit board. Notice that the entry material rides on top of the copper traces leaving an air gap between the entry material and the PTFE substrate. In this case, the router bit will force the soft substrate into the air gap at the area circled in red. Many circuit board applications also have soldermask on top of the copper traces which increases the gap further. The solution to a cleaner cut is to introduce a material between the copper traces and the phenolic entry material that will conform at the edge and will help fill in the air gap. One type of paper that has been shown to work well is the paper found in between artwork film. It is thick enough to fill in the normal air gap and cuts without generating as much debris as other paper such as Kraft paper.



 -igure 5 – A typical rout stack with phenolic entry and backer material o either side of the circuit board.

Recent routing trials using Taconic materials have yielded the following recommended rout parameters. These parameters are good starting points for all standard Taconic materials. Special materials such as those with heavy metal ground planes may require different rout parameters and are not addressed in this guideline.

Recommended Routing Parameters for All Taconic Materials											
			Spind	le Туре	z - Fee	d Rate					
		60,000) max	80,000	max						
Tool Diameter (mils)	Chipload (mils/rev)	Spindle Speed (rpm)	Feed Rate (in/min)	Spindle Speed (rpm)	Feed Rate (in/min)	Without predrilling (in/min)	With predrilling (in/min)				
31.5	0.24	50000	11.8	50000	11.8	0.0	20				
35.4	0.26	45000	11.8	45000	11.8	0.0	20				
39.4	0.30	40000	11.8	40000	11.8	0.0	79				
43.3	0.32	37000	11.8	37000	11.8	0.0	79				
47.2	0.35	34000	11.8	34000	11.8	0.0	79				
51.2	0.51	31000	15.8	31000	15.8	0.0	79				
55.1	0.54	29000	15.8	29000	15.8	0.0	79				
59.1	0.59	27000	15.8	27000	15.8	0.0	79				
63	0.79	25000	19.7	25000	19.7	0.0	197				
66.9	0.82	24000	19.7	24000	19.7	0.0	197				
70.8	1.03	23000	23.6	23000	23.6	0.0	197				
74.8	1.12	21000	23.6	21000	23.6	0.0	197				
78.7	1.38	20000	27.6	20000	27.6	0.0	197				
82.7	1.58	20000	31.5	20000	31.5	0.0	197				
86.6	1.58	20000	31.5	20000	31.5	0.0	197				
90.6	1.58	20000	31.5	20000	31.5	0.0	197				
94.5	1.77	20000	35.4	20000	35.4	0.0	197				
98.4	1.77	20000	35.4	20000	35.4	0.0	197				
118.1	2.17	20000	43.3	20000	43.3	0.0	197				
125	2.17	20000	43.3	20000	43.3	0.0	197				

Table 4 - Recommended routing parameters for all Taconic materials

Recommended Routing Parameters for All Taconic Materials (metric)												
			Spind	le Туре		Z – Fee	d Rate					
		60,000	max	80,00	0 max							
Tool Diameter (mm)	Chipload (µm/rev)	Spindle Speed (rpm)	Feed Rate (m/min)	Spindle Speed (rpm)	Feed Rate (m/min)	Without predrilling (m/min)	With predrilling (m/min)					
0.80	5	50000	0.25	50000	0.25	0	0.50					
0.90	6	45000	0.27	45000	0.27	0	0.50					
1.00	8	40000	0.32	40000	0.32	0	2.00					
1.10	9	37000	0.33	37000	0.33	0	2.00					
1.20	10	34000	0.34	34000	0.34	0	2.00					
1.30	12	31000	0.37	31000	0.37	0	2.00					
1.40	14	29000	0.41	29000	0.41	0	2.00					
1.50	16	27000	0.43	27000	0.43	0	2.00					
1.60	18	25000	0.45	25000	0.45	0	5.00					
1.70	22	24000	0.53	24000	0.53	0	5.00					
1.80	26	23000	0.60	23000	0.60	0	5.00					
1.90	30	21000	0.63	21000	0.63	0	5.00					
2.00	34	20000	0.68	20000	0.68	0	5.00					
2.10	38	20000	0.76	20000	0.76	0	5.00					
2.20	40	20000	0.80	20000	0.80	0	5.00					
2.30	42	20000	0.84	20000	0.84	0	5.00					
2.40	44	20000	0.88	20000	0.88	0	5.00					
2.50	46	20000	0.92	20000	0.92	0	5.00					
3.00	53	20000	1.06	20000	1.06	0	5.00					
3 18	55	20000	1 10	20000	1 10	0	5.00					

Table 5 - Recommended routing parameters for all Taconic materials (metric)

Multilayer

Print and etch inner layers using standard image/etch processes (see Inner Layer Preparation). Treat any copper surfaces with appropriate oxide or alternative processes. The PTFE surface of the laminate should not require further treatment if the surface is undisturbed after etching. Scrubbing is not recommended as it will distort the material and remove the mechanical tooth structure imparted by the laminated copper foil. It is this tooth structure which allows mechanical adhesion of the bond ply or prepreg. As mentioned earlier, RF-60A and Cer-10 type laminates can be laminated in a pure package or in a mixed package that typically uses an epoxy type laminate or prepreg. The choice of package depends on the electrical performance requirements of the package. Most mixed dielectric packages are designed with the digital or low frequency portion on the epoxy laminate and the high frequency on the fluoropolymer-based type laminate. When bonded together, this type of laminate reduces cost, space, connectors, and considerably shortens the distance the signal must travel.

A pure multilayer package of RF-60A and Cer-10 material can be bonded using Taconic's HT1.5 bonding film. This is a thermoplastic film with very low electrical loss and has been used in the industry for many years for bonding other types of PTFE based laminates. The HT1.5 bond film has a dielectric constant of 2.35 which is significantly different than the dielectric constants of the RF-60A (Dk 6.15) and Cer-10 (Dk 9.5-10.0) materials. However, the designer should be able to design with this in mind. HT 1.5 is a thermoplastic and will re-melt at approximately 400° F (204° C), therefore care must be taken when multiple or sequential lamination is required or when subjecting the board to thermal excursions such as Hot Air Solder Leveling.

Taconic also offers high performance, dielectric constant 3.0 to 3.5 and low loss TacPreg TPG prepregs. TPG prepregs are based on BT/epoxy/woven fiberglass/PTFE components. TPG prepregs can be laminated at conventional FR-4 temperatures 392°F [200°C].

Taconic recommends the following press cycle for TacPreg TPG prepregs:

- Vacuum Lamination Recommended
- Heat rise 3°F 10°F / minute [1.5°C 5.5°C] to 374°F [190°C] *
 Flow window is 130°F [80°C] 302°F [150°C]
- Maintain pressure at 73 psi [5 bar] until package reaches 100°F [37°C] then apply full pressure of 450 psi [31 bar]
- Hold (cure) for 1 hour
- Cool package under full pressure at < 6°F [3°C] / minute

08/2007

Hoja de dátos del transistor NE85619 de Renesas

Anexo 3 Hoja de datos del transistor



The information in this document is subject to change without notice. Before using this document, please confirm that this is the latest version.

Date Published: June 28, 2005

NE856 SERIES

ELECTRICAL CHARACTERISTICS (TA = 25°C)

PART NUMBER EIAJ ¹ REGISTERED NUMBER PACKAGE OUTLINE				NE85600 00 (CHIP)		NE85618 2SC5011 18		NE85619 2SC5006 19		NE85630 2SC4226 30		NE85632 2SC3355 32		82 55			
SYMBOLS	PARAMETERS AND CONDITIONS	UNITS	MIN	ТҮР	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	ТҮР	MAX
fτ	Gain Bandwidth Product at VCE = 10 V, IC = 20 mA VCE = 3 V, IC = 7 mA	GHz GHz		7.0			6.5		3.0	4.5			4.5			6.5	
NF	Noise Figure at Vce = 10 V, lc = 7 mA, f = 1 GHz Vce = 10 V, lc = 7 mA, f = 2 GHz	dB dB		1.1 2.1			1.4 2.1			1.4 2.2			1.3 2.2			1.4	
GA	Associated Gain at Vce = 10 V, lc = 7 mA, f = 1 GHz f = 2 GHz	dB dB		10			13 7			12.5 6.5			12 6			10	
IS21El ²	Insertion Power Gain at $V_{CE} = 10 \text{ V}, \text{ Ic} = 20 \text{ mA}, \text{ f} = 1 \text{ GHz}$ f = 2 GHz	dB dB	7	9		11	13 7			12			12 6			9.5	
hfe	Forward Current Gain ² at VCE = 10 V, IC = 20 mA VCE = 3 V, IC = 7 mA		50	120	300	50	120	300	80	120	160	40	110	250	50	120	300
Ісво	Collector Cutoff Current at VCB = 15 V, IE = 0 mA	μA			1.0			1.0			1.0			1.0			1.0
IEBO	Emitter Cutoff Current at VEB = 1 V, IC = 0 mA	μΑ			1.0			1.0			1.0			1.0			1.0
Cre	Feedback Capacitance ³ at $V_{CB} = 3 V$, $I_E = 0 mA$, $f = 1 MHz$ $V_{CB} = 10 V$, $I_E = 0 mA$, $f = 1 MHz$	pF pF		0.5	1.0		0.5	0.9		0.7	1.5		0.7	1.5		0.65	1.0
Рт	Total Power Dissipation	mW			700			150			100			150			600
Rth (J-A)	Thermal Resistance (J-A)	°C/W						833			1000			833			210

ELECTRICAL CHARACTERISTICS (TA = 25°C)

PART NUMBER EIAJ ¹ REGISTERED NUMBER PACKAGE OUTLINE			NE85633 2SC3356 33		NE85634 2SC3357 34		NE85635 2SC3603 35			NE85639/39R 2SC4093 39		39R 3		
SYMBOLS	PARAMETERS AND CONDITIONS	UNITS	MIN	TYP	MAX	MIN	ТҮР	MAX	MIN	TYP	MAX	MIN	TYP	MAX
fτ	Gain Bandwidth Product at Vce = 10 V, Ic = 20 mA	GHz		7.0			6.5			7.0			9.0	
NF	Noise Figure at Vce = 10 V, lc = 7 mA, f = 1 GHz f = 2 GHz	dB dB		1.4	2.0		1.4			2.1	3.4		1.5	2.1
GA	Associated Gain at VCE = 10 V, IC = 7 mA, $f = 1$ GHz f = 2 GHz	dB dB		9						10			13.5 8.5	
IS21EI ²	Insertion Power Gain at VCE = 10 V, IC = 20 mA, f = 1 GHz f = 2 GHz	dB dB		11.5			9.5		7	9			13 7	
hfe	Forward Current Gain ² at VcE = 10 V, Ic = 20 mA		50	120	300	50	120	300	50	120	300	50	120	300
Ісво	Collector Cutoff Current at VcB = 15 V, $IE = 0$ mA	μA			1.0			1.0			1.0			1.0
Іево	Emitter Cutoff Current at VEB = 1 V, IC = 0 mA	μΑ			1.0			1.0			1.0			1.0
Cre	Feedback Capacitance ³ at VcB = 10 V, IE = 0 mA, f = 1 MHz	pF		0.55	1.0		0.65	1.0		0.5	1.0		0.5	0.9
Рт	Total Power Dissipation	mW			200			20004			580			200
Rth (J-A)	Thermal Resistance (J to A)	°C/W			625			62.54			590			500

Notes:
 Electronic Industrial Association of Japan.
 Pulse width ≤ 350 µs, duty cycle ≤ 2% pulsed.
 Cre measurement employs a three terminal capacitance bridge incorporating a guard circuit. The emitter terminal shall be connected to the guard terminal.
 With 2.5 cm² x 0.7 mm ceramic substrate (infinite heatsink).

ABSOLUTE MAXIMUM RATINGS¹ (TA = 25°C)

SYMBOLS	PARAMETERS	UNITS	RATINGS
Vсво	Collector to Base Voltage	V	20
VCEO	Collector to Emitter Voltage	V	12
Vebo	Emitter to Base Voltage	V	3.0
Ic	Collector Current	mA	100
TJ	Junction Temperature	°C	150 ²
Tstg	Storage Temperature	°C	-65 to +150
Mada			

1. Operation in excess of any one of these parameters may result

in permanent damage. 2. Maximum TJ for the NE85600 and NE85635 is 200°C.

TYPICAL PERFORMANCE CURVES (TA = 25°C)



Ambient Temperature, TA (°C)









NE856 SERIES

















NE85632 AND NE85634 INTERMODULATION DISTORTION vs. COLLECTOR CURRENT



NE85635 INSERTION GAIN vs. COLLECTOR CURRENT



NE856 SERIES

TYPICAL PERFORMANCE CURVES (TA = 25°C)





NE85600

TYPICAL	NOISE	PARAMET	ERS (TA = 25°C)
---------	-------	---------	-------	------------

FREQ.	NFOPT	GA	Горт		
(MHz)	(dB)	(dB)	MAG	ANG	Rn/50
VCE = 10 V	V, IC = 7 mA	ί.			
500	1.2	21.86	0.20	138	0.13
1000	1.4	15.82	0.22	158	0.19
2000	2.2	11.87	0.49	176	0.23
4000	4.2	5.75	0.63	-141	0.47

NE85630

ΤΥΡ	ICAL	NOISE	PARAMETERS	$(T_A = 25^{\circ}C)$
-----	------	-------	------------	-----------------------

FREQ.	NFOPT	GA	Го	т	
(MHz)	(dB)	(dB)	MAG	ANG	Rn/50
Vce = 2.5	V, Ic = 0.3 r	nA			
500	1.88	5.63	0.73	79	1.00
800	2.63	6.45	0.78	128	0.60
1000	3.14	5.03	0.79	149	0.17
Vce = 2.5	V, Ic = 1.0 r	nA			
500	1.34	11.08	0.58	83	0.33
800	1.75	9.97	0.62	134	0.17
1000	1.98	8.33	0.63	152	0.10
1500	2.51	5.26	0.71	176	0.04
Vce = 2.5	V, Ic = 3.0 r	nA			
500	1.10	14.41	0.37	92	0.15
800	1.32	11.67	0.44	143	0.08
1000	1.50	10.34	0.48	169	0.07
1500	1.88	7.04	0.56	177	0.05
2000	2.36	5.60	0.60	-150	0.17
VCE = 10	/, Ic = 7.0 m	ìΑ			
500	1.15	17.20	0.21	113	0.09
1000	1.27	12.67	0.32	177	0.15
1500	1.66	9.50	0.46	-141	0.52
2000	2.22	7.45	0.57	-118	0.67
3000	3.30	4.62	0.65	-92	0.70

NE85635 NOISE FIGURE vs. COLLECTOR CURRENT 6 VCE = 10 V 5 Noise Figure, NF (dB) 4 3 2 1 0 1 2 3 5 7 10 20 30 50 70 100 Collector Current, Ic (mA)

NE85619

TYPICAL	NOISE	PARAMETERS (TA = 25°C)
---------	-------	--------------	------------

FREQ.	NFOPT	GA	Гог	т	
(MHz)	(dB)	(dB)	MAG	ANG	Rn/50
Vce = 2.5	V, Ic = 0.3 r	nA			
500	1.73	6.03	0.74	73	1.23
800	2.20	4.42	0.74	113	0.62
Vcc = 2.5	V, Ic = 1.0 r	nA			
500	1.15	11.26	0.60	75	0.36
800	1.50	9.15	0.58	117	0.20
1000	1.90	7.74	0.60	136	0.16
VCE = 2.5	V, Ic = 3.0 n	nA			
500	1.00	14.83	0.43	80	0.17
800	1.22	11.81	0.40	122	0.10
1000	1.35	10.46	0.46	143	0.09
1500	1.70	7.66	0.64	174	0.04
VCE = 3 V,	Ic = 5.0 m/	A			
500	1.07	16.48	0.30	87	0.12
800	1.21	13.06	0.31	129	0.09
1000	1.34	11.56	0.37	149	0.08
1500	1.69	8.44	0.46	171	0.06
2000	2.17	6.99	0.52	-150	0.14
VCE = 10	/, lc = 7.0 m	A			
500	1.10	18.42	0.27	83	0.13
800	1.24	14.90	0.28	123	0.10
1000	1.37	13.34	0.32	143	0.08
1500	1.72	10.39	0.42	172	0.06
2000	2.20	8.69	0.47	-152	0.14
2500	2.75	7.31	0.54	-134	0.45

NE85632 TYPICAL NOISE PARAMETERS (TA = 25°C)

				. (= = =	-)	
FREQ.	NFOPT	GA	Го			
(MHz)	(dB)	(dB)	MAG	ANG	Rn/50	
VCE = 4.5	V, Ic = 10 m	A	•			
500	1.1		0.20	50	0.10	
1000	1.6	30.72	0.34	159	0.10	

NE85633

TYPICAL NOISE PARAMETERS (TA = 25°C)

FREQ.	NFOPT	GA	Гор		
(MHz)	(dB)	(dB)	MAG	ANG	Rn/50
Vce = 2.5	V, Ic = 0.3 n	nA			
500	1.62	9.23	0.71	82	0.80
800	2.45	6.11	0.72	118	0.55
1000	2.80	5.56	0.74	142	0.23
Vce = 2.5	V, Ic = 1.0	mA			
500	1.15	12.70	0.59	84	0.33
800	1.56	9.20	0.57	120	0.18
1000	1.80	8.59	0.62	146	0.10
1500	2.30	5.52	0.70	170	0.05
2000	2.88	4.46	0.72	-161	0.13
Vce = 2.5	V, Ic = 3 m/	4			
500	1.00	14.74	0.42	88	0.16
800	1.25	11.53	0.42	133	0.13
1000	1.40	10.03	0.49	152	0.07
1500	1.70	7.28	0.62	175	0.04
2000	2.05	5.94	0.68	-155	0.10
VCE = 10	V, Ic = 7.0 m	ìΑ			
500	1.85		0.37	87	0.20
1000	1.90	12.17	0.35	145	0.11
2000	2.10	7.8	0.54	-138	0.21
3000	2.70	4.68	0.67	-96	0.53
VCE = 10	V, Ic = 10 m	Α			
500	1.29	17.58	0.1	96	0.11
800	1.50	13.41	0.2	-105	0.15
900	1.56	12.26	0.25	-95	0.16
1000	1.63	12.0	0.36	-117	0.17
1500	1.91	9.3	0.46	-58	0.52
VCE = 10	V, Ic = 20 m	A			
500	1.51	17.97	0.1	98	0.15
800	1.73	13.76	0.21	-93	0.20
900	1.80	12.65	0.26	-86	0.21
1000	1.86	12.2	0.38	-107	0.23
1500	2.13	9.5	0.44	-53	0.55

NE85634

I YPICAL NOISE PARAMETERS (TA=	25°C)
--------------------------------	-------

FREQ.	NFOPT	GA	Г о	PT	
(MHz)	(dB)	(dB)	MAG	ANG	Rn/50
VCE = 4.5	V, Ic = 10 m	A			
200	1.10	20.0	0.43	90	0.10
300	1.15	18.7	0.37	112	0.11
500	1.25	15.5	0.30	135	0.11
1000	1.80	9.4	0.22	170	0.12

NE85635 TYPICAL NOISE PARAMETERS (TA = 25°C)

FREQ.	NFOPT	GA	Гог	т	
(MHz) (dB)		(dB)	MAG	ANG	Rn/50
Vce = 10 V	/, Ic = 7 mA				
500	1.02	20.24	0.15	117	0.12
700	1.29	18.11	0.27	138	0.09
1000	1.38	16.13	0.56	149	0.07
1500	1.91	13.70	0.66	177	0.06
2000	2.31	10.94	0.56	-151	0.18

NE85639 TYPICAL NOISE PARAMETERS (TA = 25°C)

FREQ.	NFOPT	GA	Гог	т	
(MHz)	(dB)	(dB)	MAG	ANG	Rn/50
Vce = 2.5	V, Ic = 0.3 r	nA			
500	1.60	8.65	0.69	79	1.25
800	2.00	6.26	0.75	121	0.45
VCE = 2.5	V, Ic = 1.0	mA			
500	1.26	13.73	0.66	86	0.21
800	1.54	9.96	0.57	124	0.16
1000	1.75	8.99	0.60	148	0.09
1500	2.40	6.62	0.71	-173	0.05
VCE = 2.5	V, Ic = 3.0 r	nA			
500	1.00	15.31	0.44	83	0.15
800	1.13	12.09	0.50	126	0.09
1000	1.25	11.04	0.50	155	0.07
1500	1.60	8.31	0.59	-170	0.06
2000	2.10	6.47	0.67	-146	0.21
VCE = 10	/, lc = 7 mA				
500	1.15	18.91	0.18	126	0.15
1000	1.50	13.5	0.32	169	0.09
1500	1.80	10.5	0.43	-174	0.14
2000	2.10	8.74	0.55	-142	0.20
3000	3.00	5.98	0.70	-107	0.93
VCE = 10	V, Ic = 20 m	A			
500	1.40	19.5	0.26	122	0.17
1000	1.70	14.5	0.35	175	0.11
1500	2.00	11.5	0.44	-159	0.16
2000	2.30	9.0	0.55	-135	0.23
3000	3.10	6.5	0.70	-104	1.01

NE856 SERIES

TYPICAL COMMON EMITTER SCATTERING PARAMETERS



1. Gain Calculations:

 $MAG = \frac{|S_{21}|}{|S_{12}|} (K \pm \sqrt{K^2 - 1}). When K \le 1, MAG is undefined and MSG values are used. MSG = \frac{|S_{21}|}{|S_{12}|}, K = \frac{1 + |\Delta|^2 - |S_{11}|^2 - |S_{22}|^2}{2 |S_{12} S_{21}|}, \Delta = S_{11} S_{22} - S_{21} S_{12} S_{21} S_{21} S_{22} - S_{21} S_{22} S_{21} S_{21} S_{22} S_{21} S_{21} S_{22} S_{21} S_{21} S_{21} S_{22} S_{21} S_{21} S_{22} S_{21} S_{$

MAG = Maximum Available Gain MSG = Maximum Stable Gain TYPICAL COMMON EMITTER SCATTERING PARAMETERS (TA = 25°C)

	02			4 5 10 20 50 50 50 50 50 50 50 50 50 50 50 50 50		180'	135	90'	45' S12 15 .20 0'	
	-02			Coo Fi	ordinates in requency ir	o Ohms o GHz	225	5.00	315	
NE85618		-0.8	1 15	Vc	E = 1 V, Ic =	: 3 mA		10.00		
VCE = 1 V, IC =	1 mA_									
FREQUENCY	S	611	S	621		S12		S22	к	MAG ¹
(MHz)	MAG	ANG	MAG	ANG	MAG	ANG	MAG	ANG		(dB)
50	0.985	-13.1	3.826	170.4	0.033	78.1	0.992	-6.5	0.10	20.6
100	0.980	-28.2	3.396	158.7	0.059	70.7	0.973	-12.9	0.10	17.6
200	0.900	-59.2	2 781	123.8	0.107	55.4 41.9	0.909	-23.9	0.10	12.9
400	0.822	-100.4	2.432	110.5	0.161	31.6	0.776	-39.3	0.23	11.8
500	0.793	-115.4	2.128	99.5	0.172	22.9	0.725	-44.8	0.30	10.9
600	0.769	-128.5	1.886	89.8	0.178	16.1	0.690	-49.6	0.36	10.3
700	0.754	-139.2	1.674	81.4	0.180	10.2	0.663	-54.0	0.42	9.7
900	0.740	-146.5	1.364	67.2	0.176	5.2 1.1	0.643	-56.5	0.46	9.3 8.9
1000	0.738	-163.6	1.247	60.8	0.171	-2.5	0.621	-66.5	0.62	8.6
1500	0.739	168.1	0.880	34.7	0.139	-11.8	0.607	-87.1	1.00	8.0
2000	0.748	146.4	0.676	15.4	0.108	-3.8	0.609	-107.4	1.53	3.7
2500	0.760	126.9	0.558	2.0	0.117	18.0	0.611	-127.8	1.63	2.1
3000	0.765	108.5	0.492	-8.8	0.175	20.4	0.608	-149.5	1.32	1.1
Vce = 1 V, Ic =	3 mA _									
50	0.899	-23.4	10.689	164.4	0.032	76.3	0.962	-12.8	0.09	25.2
100	0.865	-45.1	9.073	150.5	0.054	64.2	0.908	-24.4	0.10	22.3
200	0.794	-85.0	7.526	127.5	0.088	46.7	0.748	-41.5	0.15	19.3
400	0.724	-128.0	5.002 4 787	100.9	0.107	27.9	0.528	-52.2	0.27	16.2
500	0.673	-141.6	4.006	91.9	0.118	23.1	0.468	-64.6	0.44	15.3
600	0.668	-152.4	3.426	84.5	0.121	20.0	0.427	-68.8	0.52	14.5
700	0.657	-161.1	2.988	78.0	0.123	18.0	0.399	-72.5	0.61	13.9
800	0.656	-168.3	2.654	72.3	0.123	16.1	0.380	-76.0	0.69	13.3
900	0.653	-174.5	2.373	67.0	0.124	15.2	0.367	-79.5	0.77	12.8
1000	2c0.0	1/9.2	2.155	01.9 ۵۸ ۵	0.124	16.1	0.309	-8∠.8 _90.0	0.85	12.4 8.2
2000	0.666	138.4	1,149	21.4	0.129	20.0	0.358	-117.2	1.30	5.6
2500	0.676	122.0	0.964	6.0	0.181	21.2	0.367	-134.9	1.24	4.3
3000	0.681	105.7	0.840	-8.5	0.228	17.7	0.374	-154.8	1.17	3.2
VCE = 2.5 V, IC	= 1 mA									
50	0.971	-10.1	2.890	175.8	0.021	80.9	0.998	-3.6	0.03	21.4
100	0.962	-22.4	2.779	163.2	0.039	75.9	0.988	-8.2	0.07	18.5
200	0.930	-46.4	2.625	146.3	0.076	61.4	0.942	-17.3	0.12	15.4
300	0.895	-68.6	2.462	131.1	0.104	48.1	0.893	-24.7	0.17	13.7
400	0.854	-88.4	2.295	118.3	0.123	36.8	0.839	-31.0	0.23	12.7
600	0.798	-119.4	2.095	97.2	0.140	29.1	0.759	-40.0	0.27	11.4
700	0.774	-131.3	1.767	89.3	0.142	16.2	0.738	-44.5	0.38	10.9
800	0.766	-141.6	1.592	81.2	0.143	11.3	0.719	-48.0	0.44	10.5
900	0.758	-150.6	1.459	73.9	0.141	6.6	0.708	-51.6	0.50	10.1
1000	0.753	-158.9	1.329	67.1	0.137	2.7	0.708	-54.9	0.56	9.9
1500	0.743	170.2	0.952	41.5	0.111	-5.6	0.681	-73.7	0.94	9.3
2000	0.752	146.5	0.728	22.1	0.088	4./ 20.8	0.681	-92.0	1.40	5.4 3.5
3000	0.758	106.7	0.523	-4.0	0.152	36.7	0.672	-128.3	1.21	2.6
	0.700		0.020		002	00.7	0.072	.20.0		

Note: 1. Gain Calculations: $MAG = \frac{|S_{21}|}{|S_{12}|} \left(K \pm \sqrt{K^2 \cdot 1}\right).$ When $K \le 1$, MAG is undefined and MSG values are used. $MSG = \frac{|S_{21}|}{|S_{12}|}$, $K = \frac{1 + |\Delta|^2 \cdot |S_{11}|^2 \cdot |S_{22}|^2}{2 |S_{12}S_{21}|}$, $\Delta = S_{11} S_{22} \cdot S_{21} S_{12}$

CEL Ca	lifornia E	Eastern La	uboratories						N	E856 SE	RIES
TYPICAL COMMON EMITTER SCATTERING PARAMETERS (TA = 25°C) SEI SIZ											
	-0.2			Coo Fi	ordinates in requency in	Ohms GHz	225	5.0 7.5	315'		
NE85619 $V_{CE} = 2.5 \text{ V}, \text{ Ic} = 3 \text{ mA}$											
FREQUENCY	/ S	611	s	21	s	12		S 22	к	MAG ¹	
(MHz)	MAG	ANG	MAG	ANG	MAG	ANG	MAG	ANG		(dB)	
50	0.964	-14.4	3.517	167.7	0.022	85.5	0.990	-3.8	0.02	22.0	
200	0.957	-26.7	3.474	160.8	0.047	76.1	0.972	-10.5	0.03	18.7	
300	0.920	-71.6	2.886	129.9	0.116	47.6	0.881	-20.4	0.17	14.0	
400	0.833	-90.1	2.583	117.1	0.134	37.4	0.828	-33.0	0.22	12.9	
500	0.798	-105.2	2.297	106.5	0.146	29.9	0.782	-37.6	0.28	12.0	
600	0.772	-118.0	2.044	97.1	0.150	23.6	0.745	-41.8	0.34	11.3	
700	0.754	-129.0	1.839	89.1	0.153	17.5	0.721	-45.7	0.40	10.8	
800	0.739	-138.8	1.674	81.8	0.152	13.0	0.704	-49.2	0.46	10.4	
1000	0.720	-147.1	1.550	69.2	0.152	9.1 5.2	0.689	-52.4	0.53	9.7	
1500	0.701	174.1	1.016	44.4	0.124	-0.4	0.657	-71.1	0.97	9.1	
2000	0.696	148.5	0.801	25.3	0.104	12.6	0.642	-86.1	1.45	4.9	
2500	0.700	124.4	0.672	11.1	0.128	34.2	0.628	-102.3	1.43	3.3	
3000	0.706	102.3	0.594	-0.2	0.198	38.6	0.610	-120.9	1.16	2.3	
VCE = 2.5 V.	IC = 3 mA										
50	0.801	-22.1	9 720	163.1	0 0 2 2	83.5	0 980	-79	0.03	26.5	
100	0.864	-39.3	9.323	153.2	0.022	68.3	0.900	-19.1	0.00	23.2	
200	0.790	-71.8	7.861	132.7	0.071	51.0	0.806	-32.8	0.20	20.4	
300	0.723	-96.9	6.425	118.0	0.092	40.8	0.682	-41.8	0.28	18.4	
400	0.676	-116.0	5.336	106.4	0.097	33.1	0.602	-47.8	0.37	17.4	
500	0.651	-130.3	4.518	97.4	0.102	30.0	0.545	-51.5	0.45	16.5	
600	0.633	-141.5	3.876	89.8	0.106	27.5	0.501	-54.6	0.53	15.6	
700	803.0	-151.1	3.401	83.5 77.6	0.107	25.5	0.476	-57.1	0.62	15.0	
900	0.600	-166.0	2 733	72.3	0.110	23.4	0.45	-61.9	0.79	14.0	
1000	0.597	-172.5	2.488	67.6	0.112	23.3	0.438	-64.5	0.85	13.5	
1500	0.585	162.0	1.746	46.4	0.123	25.9	0.420	-75.8	1.13	9.3	
2000	0.578	140.2	1.369	28.5	0.148	30.8	0.414	-88.1	1.23	6.8	
2500	0.587	119.7	1.144	12.8	0.185	32.0	0.402	-101.5	1.19	5.3	
3000	0.599	100.4	0.996	-1.6	0.243	27.2	0.385	-119.0	1.08	4.4	
3500 4000	0.625	83.1 68.4	0.887	-15.0 -26.5	0.302	19.5 8.4	0.362	-142.2 -170.7	1.02	3.8 3.4	
	- 7 m A										
VCE = 3 V, IC	= / MA_	21.0	10 597	157.0	0.021	90 C	0.025	-14.4	0.10	20.7	
100	0.751	-58.1	17 622	143.1	0.021	64.8	0.905	-30.3	0.10	26.7	
200	0.633	-98.5	12.973	120.5	0.055	46.8	0.633	-47.2	0.34	23.7	
300	0.590	-122.8	9.717	107.1	0.064	44.0	0.496	-54.9	0.46	21.8	
400	0.560	-139.6	7.662	97.7	0.069	40.8	0.417	-59.9	0.58	20.5	
500	0.548	-151.6	6.301	90.5	0.073	40.5	0.365	-62.5	0.70	19.4	
600	0.539	-160.4	5.317	84.3	0.078	40.2	0.334	-64.4	0.79	18.3	
700	0.533	-167.9	4.613	79.2	0.084	40.5	0.311	-66.5	0.86	17.4	
800	0.525	-1/4.3	4.074	/4.4	0.089	41.0	0.299	-68.0	0.93	16.6	
900	0.524	179.9	3.009	66.0	0.095	40.9	0.209	-09.7	1.98	1/ 2	
1500	0.520	153.2	2 295	47.3	0.101	41.0	0.204	-78.9	1.02	10.3	
2000	0.501	134.1	1.788	30.7	0.177	38.4	0.272	-89.3	1.13	7.9	
2500	0.507	115.6	1.487	15.5	0.223	31.9	0.262	-100.4	1.10	6.3	
3000	0.524	98.9	1.290	0.9	0.272	23.4	0.246	-117.0	1.05	5.4	
3500	0.554	83.2	1.146	-13.1	0.322	14.7	0.22	-141.4	1.02	4.6	
4000	0.598	69.6	1.035	-25.8	0.367	4.2	0.22	-174.0	0.98	4.5	
4500	0.633	57.2	0.936	-37.6	0.411	-6.1	0.252	154.6	0.96	3.6	
5000	0.655	45.3	0.851	-48.1	0.447	-16.4	0.305	133.2	0.96	2.8	

_

NE856 SERIES

TYPICAL COMMON EMITTER SCATTERING PARAMETERS (TA = 25°C)											
NE85630											
VCE = 2.0 V, IC = 1 IIIA EDECUIENCY Out Out Out											
FREQUENCY	5	4110		521		512		522	к	MAG	
(MHz)	MAG	ANG	MAG	ANG	MAG	ANG	MAG	ANG		(dB)	
50	0.931	-14.9	3.753	166.3	0.025	85.1	0.997	-5.2	0.03	21.8	
100	0.937	-29.6	3.500	161.0	0.052	75.0	0.972	-9.8	0.02	18.3	
200	0.873	-55.1	3.138	141.0	0.087	59.1	0.920	-17.8	0.16	15.6	
300	0.842	-76.3	2.775	127.5	0.114	47.7	0.866	-23.8	0.21	13.9	
400	0.793	-95.1	2.460	115.5	0.127	39.2	0.806	-28.7	0.27	12.9	
500	0.752	-110.5	2.161	105.0	0.134	32.1	0.765	-32.3	0.36	12.1	
600	0.727	-123.0	1.903	96.5	0.138	28.1	0.734	-35.5	0.42	11.4	
700	0.708	-133.9	1./1/	88.8	0.138	23.9	0.714	-38.5	0.50	10.9	
800	0.696	-143.3	1.000	82.0	0.134	22.0	0.700	-41.3	0.58	10.0	
900	0.683	-151.5	1.414	70.4	0.128	21.0	0.687	-44.1	0.69	10.4	
1000	0.676	-159.2	1.305	70.9	0.124	21.3	0.676	-40.8	0.78	67	
1500	0.004	109.7	0.947	50.7	0.100	43.0	0.655	-00.0	1.22	0.7	
2000	0.050	143.9	0.751	37.2	0.159	71.2	0.634	-70.4	0.04	4.0	
2000	0.000	120.0	0.647	30.2	0.274	71.3	0.634	-92.7	0.94	3.7	
3000	0.047	99.1	0.011	21.2	0.403	01.5	0.603	-110.7	0.94	1.0	
VCE = 2.5 V, I	c = 3 mA										
50	0.884	-22.4	9.820	161.3	0.028	71.8	0.967	-10.9	0.22	25.4	
100	0.839	-43.0	9.367	152.3	0.040	66.4	0.928	-18.5	0.10	23.7	
200	0.731	-76.2	7.387	129.2	0.074	53.2	0.779	-30.1	0.26	20.0	
300	0.653	-100.3	5.921	115.2	0.087	44.5	0.665	-36.1	0.38	18.3	
400	0.600	-119.1	4.846	105.1	0.093	41.3	0.587	-39.9	0.49	17.2	
500	0.572	-133.0	4.072	96.5	0.098	39.3	0.536	-42.0	0.60	16.2	
600	0.552	-143.9	3,496	90.0	0.102	39.4	0.503	-43.8	0.70	15.3	
700	0.540	-153.0	3.073	83.9	0.105	39.6	0.481	-45.5	0.80	14.7	
800	0.529	-160.7	2.716	78.7	0.110	41.6	0.467	-47.4	0.88	13.9	
900	0.524	-166.9	2.447	74.3	0.114	43.4	0.457	-49.3	0.95	13.3	
1000	0.521	-173.7	2.242	69.7	0.118	45.6	0.448	-51.3	1.01	12.2	
1500	0.517	161.3	1.589	52.2	0.157	56.6	0.431	-61.7	1.10	8.1	
2000	0.510	139.8	1.253	37.9	0.219	60.2	0.433	-73.9	1.05	6.2	
2500	0.525	119.5	1.060	26.8	0.300	58.2	0.431	-87.6	0.95	5.5	
3000	0.537	102.7	0.930	17.9	0.390	51.9	0.418	-103.9	0.92	3.8	
Vce = 10 V, Ic = 7 mA											
50	0.823	-18.6	15.781	164.3	0.013	80.1	0.955	-10.2	0.13	30.8	
100	0.768	-39.4	14.539	149.3	0.025	69.2	0.885	-18.3	0.23	27.6	
200	0.607	-75.7	11.892	127.5	0.039	59.0	0.705	-27.2	0.43	24.8	
400	0.441	-121.3	7.582	102.9	0.055	56.8	0.538	-29.9	0.74	21.4	
600	0.384	-146.2	5.346	90.3	0.070	60.5	0.481	-30.3	0.91	18.8	
800	0.360	-163.3	4.104	81.2	0.084	62.9	0.457	-31.5	1.02	16.0	
1000	0.350	-176.2	3.323	73.9	0.103	65.2	0.444	-34.0	1.05	13.7	
1200	0.347	173.0	2.783	67.0	0.119	67.0	0.432	-38.0	1.10	11.8	
1400	0.352	162.7	2.438	61.9	0.141	68.8	0.423	-40.2	1.07	10.8	
1600	0.358	153.7	2.174	56.3	0.161	68.3	0.429	-43.9	1.04	10.1	
1800	0.363	145.6	1.967	50.8	0.183	67.5	0.428	-47.7	1.02	9.4	
2000	0.373	138.4	1.787	45.6	0.206	66.4	0.436	-51.9	0.98	9.4	
2200	0.381	132.2	1.635	41.1	0.229	65.6	0.431	-56.4	0.98	8.5	
2400	0.388	125.3	1.535	36.9	0.252	64.4	0.430	-60.6	0.95	7.8	
2600	0.396	119.7	1.438	33.4	0.281	63.3	0.425	-65.2	0.93	7.1	
2800	0.405	114.2	1.355	29.4	0.306	61.2	0.421	-69.9	0.92	6.5	
3000	0.414	108.8	1.289	26.0	0.332	59.5	0.422	-74.3	0.90	5.9	
3200	0.427	103.0	1.228	22.2	0.359	57.0	0.417	-79.4	0.89	5.3	
3400	0.433	98.1	1.168	19.3	0.389	54.6	0.412	-84.6	0.88	4.8	
3600	0.448	93.7	1.124	16.2	0.414	51.9	0.401	-90.2	0.88	4.3	

Hoja de datos del conector SMA

Anexo 4 Hoja de datos del conector SMA



Apendice I del libro ANTENNA THEORY ANALISYS AND DESIGN

Anexo 5 Apendice I del libro ANTENNA THEORY ANALISYS AND DESIGN



x	$\frac{\sin(x)}{x}$	x	$\frac{\sin(x)}{x}$	x	$\sin(x)/x$
0.0	1.00000	2.8	0.11964	5.6	-0.11273
0.1	0.99833	2.9	0.08250	5.7	-0.09661
0.2	0.99335	3.0	0.04704	5.8	-0.08010
0.3	0.98507	3.1	0.01341	5.9	-0.06337
0.4	0.97355	3.2	-0.01824	6.0	-0.04657
0.5	0.95885	3.3	-0.04780	6.1	-0.02986
0.6	0.94107	3.4	-0.07516	6.2	-0.01340
0.7	0.92031	3.5	-0.10022	6.3	0.00267
0.8	0.89670	3.6	-0.12292	6.4	0.01821
0.9	0.87036	3.7	-0.14320	6.5	0.03309
1.0	0.84147	3.8	-0.16101	6.6	0.04720
1.1	0.81019	3.9	-0.17635	6.7	0.06042
1.2	0.77670	4.0	-0.18920	6.8	0.07266
1.3	0.74120	4.1	-0.19958	6.9	0.08383
1.4	0.70389	4.2	-0.20752	7.0	0.09385
1.5	0.66500	4.3	-0.21306	7.1	0.10267
1.6	0.62473	4.4	-0.21627	7.2	0.11023
1.7	0.58333	4.5	-0.21723	7.3	0.11650
1.8	0.54103	4.6	-0.21602	7.4	0.12145
1.9	0.49805	4.7	-0.21275	7.5	0.12507
2.0	0.45465	4.8	-0.20753	7.6	0.12736
2.1	0.41105	4.9	-0.20050	7.7	0.12833
2.2	0.36750	5.0	-0.19179	7.8	0.12802
2.3	0.32422	5.1	-0.18153	7.9	0.12645
2.4	0.28144	5.2	-0.16990	8.0	0.12367
2.5	0.23939	5.3	-0.15703	8.1	0.11974
2.6	0.19827	5.4	-0.14310	8.2	0.11472
2.7	0.15829	5.5	-0.12828	8.3	0.10870

(continued overleaf)

Antenna Theory: Analysis Design, Third Edition, by Constantine A. Balanis ISBN 0-471-66782-X Copyright © 2005 John Wiley & Sons, Inc.
Apendice III del libro ANTENNA THEORY ANALISYS AND DESIGN

Anexo 6 Apendice III del libro ANTENNA THEORY ANALISYS AND DESIGN

1054 APPENDIX III

x	$S_i(x)$	$C_i(\mathbf{x})$	$C_{in}(x)$	x	$S_i(x)$	$C_{i}(\mathbf{x})$	$C_{in}(x)$
0.0	0.0	$-\infty$	0.00000	4.9	1.56956	-0.19478	2.36123
0.1	0.09994	-1.72787	0.00250	5.0	1.54993	-0.19003	2.37668
0.2	0.19956	-1.04221	0.00998	5.1	1.53125	-0.18348	2.38993
0.3	0.29850	-0.64917	0.02242	5.2	1.51367	-0.17525	2.40113
0.4	0.39646	-0.37881	0.03973	5.3	1.49732	-0.16551	2.41043
0.5	0.49311	-0.17778	0.06185	5.4	1.48230	-0.15439	2.41800
0.6	0.58813	-0.02227	0.08866	5.5	1.46872	-0.14205	2.42402
0.7	0.68122	0.10051	0.12003	5.6	1.45667	-0.12867	2.42865
0.8	0.77210	0.19828	0.15579	5.7	1.44620	-0.11441	2.43209
0.9	0.86047	0.27607	0.19579	5.8	1.43736	-0.09944	2.43451
1.0	0.94608	0.33740	0.23981	5.9	1.43018	-0.08393	2.43610
1.1	1.02869	0.38487	0.28765	6.0	1.42469	-0.06806	2.43703
1.2	1.10805	0.42046	0.33908	6.1	1.42087	-0.05198	2.43749
1.3	1.18396	0.44574	0.39384	6.2	1.41871	-0.03587	2.43764
1.4	1.25623	0.46201	0.45168	6.3	1.41817	-0.01989	2.43765
1.5	1.32468	0.47036	0.51232	6.4	1.41922	-0.00418	2.43770
1.6	1.38918	0.47173	0.57549	6.5	1.42179	0.01110	2.43792
1.7	1.44959	0.46697	0.64088	6.6	1.42582	0.02582	2.43846
1.8	1.50582	0.45681	0.70819	6.7	1.43121	0.03986	2.43947
1.9	1.55778	0.44194	0.77713	6.8	1.43787	0.05308	2.44106
2.0	1.60541	0.42298	0.84738	6.9	1.44570	0.06539	2.44334
2.1	1.64870	0.40051	0.91864	7.0	1.45460	0.07670	2.44643
2.2	1.68762	0.37507	0.99060	7.1	1.46443	0.08691	2.45040
2.3	1.72221	0.34718	1.06295	7.2	1.47509	0.09596	2.45534
2.4	1.75249	0.31729	1.13539	7.3	1.48644	0.10379	2.46130
2.5	1.77852	0.28587	1.20764	7.4	1.49834	0.11036	2.46834
2.6	1.80039	0.25334	1.27939	7.5	1.51068	0.11563	2.47649
2.7	1.81821	0.22008	1.35038	7.6	1.52331	0.11960	2.48577
2.8	1.83210	0.18649	1.42035	7.7	1.53611	0.12225	2.49619
2.9	1.84219	0.15290	1.48903	7.8	1.54894	0.12359	2.50775
3.0	1.84865	0.11963	1.55620	7.9	1.56167	0.12364	2.52044
3.1	1.85166	0.08699	1.62163	8.0	1.57419	0.12243	2.53422
3.2	1.85140	0.05526	1.68511	8.1	1.58637	0.12002	2.54906
3.3	1.84808	0.02468	1.74646	8.2	1.59810	0.11644	2.56491
3.4	1.84191	-0.00452	1.80551	8.3	1.60928	0.11177	2.58170
3.5	1.83313	-0.03213	1.86211	8.4	1.61981	0.10607	2.59938
3.6	1.82195	-0.05797	1.91612	8.5	1.62960	0.09943	2.61785
3.7	1.80862	-0.08190	1.96745	8.6	1.63857	0.09194	2.63704
3.8	1.79339	-0.10378	2.01599	8.7	1.64665	0.08368	2.65686
3.9	1.77650	-0.12350	2.06169	8.8	1.65379	0.07476	2.67721
4.0	1.75820	-0.14098	2.10449	8.9	1.65993	0.06528	2.69799
4.1	1.73874	-0.15617	2.14437	9.0	1.66504	0.05535	2.71909
4.2	1.71837	-0.16901	2.18131	9.1	1.66908	0.04507	2.74042
4.3	1.69732	-0.17951	2.21534	9.2	1.67205	0.03455	2.76186
4.4	1.67583	-0.18766	2.24648	9.3	1.67393	0.02391	2.78332
4.5	1.65414	-0.19349	2.27478	9.4	1.67473	0.01325	2.80467
4.6	1.63246	-0.19705	2.30032	9.5	1.67446	0.00268	2.82583
4.7	1.61101	-0.19839	2.32317	9.6	1.67316	-0.00771	2.84669
4.8	1.58998	-0.19760	2.34344	9.7	1.67084	-0.01780	2.86715

Apendice IV del libro ANTENNA THEORY ANALISYS AND DESIGN Anexo 7 Apendice IV del libro ANTENNA THEORY ANALISIS AND DESIGN

x	$J_0(x)$	$J_1(x)$	$Y_0(x)$	$Y_1(x)$
0.0	1.00000	0.0	$-\infty$	$-\infty$
0.1	0.99750	0.04994	-1.53424	-6.45895
0.2	0.99003	0.09950	-1.08110	-3.32382
0.3	0.97763	0.14832	-0.80727	-2.29310
0.4	0.96040	0.19603	-0.60602	-1.78087
0.5	0.93847	0.24227	-0.44452	-1.47147
0.6	0.91201	0.28670	-0.30851	-1.26039
0.7	0.88120	0.32900	-0.19066	-1.10325
0.8	0.84629	0.36884	-0.08680	-0.97814
0.9	0.80752	0.40595	0.00563	-0.87313
1.0	0.76520	0.44005	0.08826	-0.78121
1.1	0.71962	0.47090	0.16216	-0.69812
1.2	0.67113	0.49829	0.22808	-0.62114
1.3	0.62009	0.52202	0.28654	-0.54852
1.4	0.56686	0.54195	0.33789	-0.47915
1.5	0.51183	0.55794	0.38245	-0.41231
1.6	0.45540	0.56990	0.42043	-0.34758
1.7	0.39799	0.57777	0.45203	-0.28473
1.8	0.33999	0.58152	0.47743	-0.22366
1.9	0.28182	0.58116	0.49682	-0.16441
2.0	0.22389	0.57673	0.51038	-0.10703
2.1	0.16661	0.56829	0.51829	-0.05168
2.2	0.11036	0.55596	0.52078	0.00149
2.3	0.05554	0.53987	0.51807	0.05228
2.4	0.00251	0.52019	0.51041	0.10049
2.5	-0.04838	0.49710	0.49807	0.14592
2.6	-0.09681	0.47082	0.48133	0.18836
2.7	-0.14245	0.44161	0.46050	0.22763
2.8	-0.18504	0.40972	0.43592	0.26354
2.9	-0.22432	0.37544	0.40791	0.29594
3.0	-0.26005	0.33906	0.37686	0.32467
3.1	-0.29206	0.30092	0.34310	0.34963
3.2	-0.32019	0.26134	0.30705	0.37071
3.3	-0.34430	0.22066	0.26909	0.38785
3.4	-0.36430	0.17923	0.22962	0.40101
3.5	-0.38013	0.13738	0.18902	0.41019
3.6	-0.39177	0.09547	0.14771	0.41539
3.7	-0.39923	0.05383	0.10607	0.41667
3.8	-0.40256	0.01282	0.06450	0.41411
3.9	-0.40183	-0.02724	0.02338	0.40782
4.0	-0.39715	-0.06604	-0.01694	0.39793
4.1	-0.38868	-0.10328	-0.05609	0.38459
4.2	-0.37657	-0.13865	-0.09375	0.36801
4.3	-0.36102	-0.17190	-0.12960	0.34839
4.4	-0.34226	-0.20278	-0.16334	0.32597
4.5	-0.32054	-0.23106	-0.19471	0.30100
4.6	-0.29614	-0.25655	-0.22346	0.27375
47	-0.26933	-0.27908	-0.24939	0.24450

APPENDIX V 1067

(continued overleaf)

Circuit Board Plotter ProtoMat S63 Anexo 8.Circuit Board Plotter ProtoMat S63



EP2006 PCB Prototype Machine



Artículo científico Anexo 9 Artículo Científico



resultados de los cálculos, a continuación, se presentan los resultados de la simulación en Microwave Office y se finaliza con la presentación de los resultados obtenidos con el modulo de antenas Lab Volt de Festo de la antena implementada.

En la segunda sección se presenta el diseño del circuito que incluye: la elección de la red de polarización DC, los cálculos de las resistencias y el cálculo de los acoples de impedancias de entrada y salida, que incluyen el uso de líneas de microtiras, seguidamente se muestra la simulación en Micowave Office y finalmente la validación y los resultados.

En la tercera sección, se presentan las conclusiones obtenidas del proyecto.

2. ESTADO DEL ARTE

El diseño e implementación de circuitos relacionados con alta frecuencia, así como el diseño de antenas, son ramas de la ingenieria que en Latinoamérica no tienen un amplio desarrollo. Esto es debido principalmente, por la poca facilidad que se tiene para conseguir los materiales necesarios para el desarrollo de estos temas. Aun así, existen diversos trabajos que exponen investigaciones en estas áreas.

En el ámbito de la Universidad de Pamplona, se desarrolló el proyecto: "Implementación de una antena tipo Patch para la frecuencia de 2.4GHz para sistemas WI-FI mediante Microwave Office" (Castaño, 2009). Esta tesis, presenta el diseño e implementación de una antena tipo patch utilizando un procedimiento dividido en 3 blocues:

- Análisis matemático
- Simulación
- Implementación

El ámbito matemático, incluye todos los cálculos necesarios para encontrar las dimensiones físicas de la antena. En la simulación, se utiliza el software Microwave Office, en el cual se realizan modificaciones de las dimensiones de la antena; obteniendo un diseño optimizado a 50 Ω para una frecuencia de operación de 2.4GHz. Finalmente, en la implementación de la antena, se presenta el diseño final de la misma en el software CircuitMaker y se muestran pruebas de funcionamiento.

A nivel nacional, se puede resaltar la Tesis "Metodología de diseño y construcción de prototipos amplificadores de microondas para la banda de radiofrecuencia UHF" (Perez, 2012).

Universidad de Pampiona

Esta tesis, presenta el diseño e implementación de dos circuitos amplificadores para la frecuencia de 2.45MHz.

El primer circuito, fue diseñado con una carga sintonizada con eliminación de armónicos, obteniendo una eficiencia de 70% para una entrada entre 13-15dBm. El segundo circuito, posee una eficiencia de 70% aproximadamente con una ganancia de 12.4dB. Un campo muy interesante de este proyecto, es la validación de estos circuitos mediante un Analizador Vectorial de Redes.

Por otra parte, el grupo de Investigación en Telecomunicaciones GINTEL de la Universidad Pedagógica y Tecnológica de Colombia desarrolló el proyecto de investigación: "High efficiency rf/microwave power amplifiers: design examples" (Amplificadores de potencia de ti/microondas altamente eficientes: ejemplos de diseño) (Burgos, Perez, Andrade, Tovar, Angarita, & Moreno, 2015), en el cual se muestra el diseño y caracterización de dos amplificadores de potencia de alta eficiencia para la frecuencia de 2.4GHz, los resultados son bastante satisfactorios ya que los amplificadores otorgan una ganancia de hasta 16.4dB.

En el ámbito Latinoamericano, el Ingeniero Sergio Buenrrostro Rocha de México quien en su tesis para obtener el título de Maestro en Ciencias: "Metodología para el diseño y construcción de antenas de microcinta en la banda WIMAX a 3.5GHz"(Buenrostro, 2007) expone el diseño e implementación de una antena tipo parche mostrando todo el proceso, desde el cálculo de las dimensiones de la antena, hasta los patrones de radiación obtenidos.

Así mismo, el Ingeniero Eneas Alejandro Gonzales López presenta en su Tesis "DISEÑO AMPLIFICADOR DEUNPARA MICROONDAS A MÁXIMA GANANCIA" (Gonzales 2009), el diseño e implementación de un circuito amplificador de alta ganancia para la frecuencia de 13GHz utilizando líneas de microcinta para el acople del circuito a 50 Ω. El diseño se enfoca en la obtención de un circuito incondicionalmente estable y en el cálculo de los parámentros Scattering. Se presentan distintas redes de polarización dado que se utiliza un transistor tipo HEMT (High-electron-mobility transistor).

En España se han realizado trabajos relacionados con el tema: "DESIGN AND IMPLEMENTATION OF UHF PATCH ANTENNA". (Diseño e implementación de una antena tipo parche) (Synak,2014), en el cual se presenta la implementación de una antena tipo parche para la frecuencia de 900MHz utilizando un sustrato microtiras y un arreglo geométrico propio; en la Tesis se muestran las mediciones hechas por analizadores de espectro y se exponen los valores de los parámetros Scattering.

En el año 2014 en Finlandia, Peter Kijanga presenta su Tesis: "Microwave Amplifiers Design" (Kijanga, 2014). En esta tesis se presenta el diseño de dos amplificadores, el primero se diseña utilizando un MMIC (Monolithic Microwave Integrated Circuit) y los acoples de impedancia en líneas de microtira para la frecuencia de IGHz. El segundo amplificador utiliza un transistor y líneas de microtira también para IGHz. Las mediciones se realizaron en un Analizador de Redes el cual muestra tanto la ganancia de los circuitos como los coeficientes de reflexión.

En Estados Unidos, se desarrolló: "Design and Implementación of Compact Microstrip Fractal Antenas" (Diseño e implementación de una antena tipo fractal de Microtiras compactas, Simedrea, 2004), en el que se muestran diferentes simulaciones de parámetros Scattering e impedancias de entrada para una antena de tipo fractal y finalmente se muestran imágenes del arreglo final del sustrato de microtiras con el layout.

3. DISEÑO E IMPLEMENTACIÓN DE LA ANTENA TIPO PARCHE

Para el diseño de la antena, se emplea la siguiente metodología:

- Cálculo de las dimensiones físicas del parche teniendo en cuenta las características de la lámina de microtiras que se va a utilizar (grosor de la capa dieléctrica y constante dieléctrica).
- Diseño del acople a 50Ω modificando las dimensiónes de la entrada de la antena para minimizar las pérdidas y aumentar la ganancia.
- 3- Simulación de la antena en Microwave Office dibujando la cara posterior e inferior de la antena teniendo en cuenta las dimensiónes encontradas y agregando las carácterísticas de grosor de la capa dieléctrica y constante dieléctrica en el simulador para obtener un estimado del comportamiento de la antena y realizar optimizaciones de la misma.
- Fabricación de la antena en la lámina de Microtiras RO3003 de Rogers utilizando la máquina Circuit Board Plotter ProtoMad S63
- 5- Obtención del patrón de radiación en el

módulo de antenas Lab Volt de Festo la cual realiza esta operación captando la forma de las líneas de campo generadas por la antena realizando un barrido de 360°

CETA

El procedimiento anteriormente descrito se resume en la figura 1.



3.1 Cálculo de las dimensiones físicas de la antena

Procedimiento para el cálculo de las dimensiones fisicas de la antena tipo parche (Balanis, 2005).



Universidad de Pamplona

3

CIETA



La figura 3 describe las dimensiones físicas de la antena tipo parche para la metodología de diseño empleada (Balanis, 2005)



Fig.3 Dimensiones físicas de la antena. Fuente: Castaño 2009

3.2 Resultados de los cálculos

Las dimensiones físicas finales de la antena, luego del proceso de optimización en software se pueden observar en la tabla 1 donde L es el largo del parche, W es el alto del parche, y0 es la longitud de la línea de entrada para el acople y Wo es el grosor de la línea de entrada para el acople de la antena.

Tabla 1: Dimensiones físicas de la antena

Parámetro	Resultado
Ancho del	117mm
Parche (W)	
Largo del Parche	96mm
(L)	
Yo	41.3mm
We	1.6mm

La figura 4 muestra las caras posterior e inferior de la antena dibujadas en el software Microwave Office.



Fig.4 Diseño final de la antena tipo parche

3.3 Simulación en Microwave Office

En la figura 5 se presenta la impedancia de entrada de la antena, la tabla de la parte superior de la figura muestra el valor de la magnitud y el angulo (componente compleja) de la impedancia, la parte inferior de la figura es la impedancia de la antena representada en la Carta de Smith.



Fig.5 Impedancia de entrada de la antena

La figura 6 muestra el valor de la Relación de Onda Estacionaria (VSWR) y del parámetro S11 (coeficiente de reflexión de la tensión del puerto de entrada), como se puede observar, el valor del VSWR es aproximadamente 1 y el valor de S11 es muy bajo, lo cual indica que la mayor parte de

Universidad de Pampiona

la señal va a ser irradiada, obteniendo reflexiones a la entrada minimas.

1.0157 0.0077905 -42.169	VSWR(1)	(S(1,1))	DB([S(1,1)])		
	EM Structur	EM Structur	EM Structur		
10101 00011202 11000	1.0157	0.0077905	-42.169		

Fig.6 Coeficiente de relación de onda estacionaria VSWR y S11

La figura 7 representa el patrón de radiación de la antena, la línea de color azul representa el campo eléctrico y la línea de color rosado representa el campo magnético.



Fig.7 Patrón de radiación

3.4 Validación de la Antena implementada.

Para observar el patrón de radiación de la antena, se utilizó el módulo de antenas Lab Volt de Festo, la figura 8 muestra el patrón de radiación obtenido del barrido de 360° realizado por el módulo, la linea amarilla es el campo magnético y la linea rosada es el campo eléctrico.

Se observa un patrón de radiación similar al obtenído en la simulación.



La figura 9 representa el patrón de radiación de la antena en 3D visto desde arriba.



Fig.9 Patrón de radiación mostrado por el módulo de antenas. Vista 3D

4. DISEÑO E IMPLEMENTACION DEL CIRCUITO AMPLIFICADOR DE BAJO RUIDO

Para el diseño del circuito, existen varias redes de polarización de acuerdo a Guillermo Gonzales en el libro: "Microwave transistors amplifiers: Analysis and design" (Gonzales, 1984). En este caso, se eligió la Red de Polarización con resistor de emisor en Bypass (figura 10). El transistor utilizado fue el NE85619 de Renesas, con un punto de operación para bajo ruido y baja ganancia. Para la realización del acople de impedancias, se utilizaron arreglos de líneas de microtiras a la entrada y a la salida. El procedimiento para el diseño de las lineas en Microwave Office se encuentra en la Tesis: "Circuito demostrativo y tutorial para el diseño y construcción de circuitos de RFº (Barrios E, Rubianogroot M, 2004).

4.1 Cálculos para la red de polarización

La red de polarización está conformada por: 4 resistores cuyos valores deben ser calculados para encontrar las magnitudes de Vce y le que produzcan un el punto de operación deseado. Los valores nominales para los capacitores son normalmente de 0.01uF y para los inductores de 1nH tal como lo recomienda Guillermo Gonzales (Gonzales, 1984).



Fig.10 Red de Polarización con resistor de emisor en Bypass

Los valores para los resistores fueron calculados para un Vce=3V y una lc=7mA, en la tabla 2, se observan los resultados de los cálculos.

Tabla 2:	Valores	de re	sistencia	para	la	red	de
	polariza	ación	(Comerci	iales)			

Resistencia	Valor
	Calculado
B.c.	1000Ω
Re	180Ω
R1	6720Ω
R2	1600Ω

Debido a que algunos de estos valores cálculados no corresponden con los comerciales, se utilizaron valores comerciales muy cercanos a los calculados. Por tanto, el punto de operación disminuyó un 14% en corriente y de voltaje en 1%.

4.2 Acople de Impedancia con lineas de Microtiras

Para realizar el acople de impedancias, se diseñaron arreglos de lineas de microtiras a la entrada y a la salida del circuito amplificador. En la figura 11se muestra el circuito con los arreglos de líneas de microtira a la entrada y a la salida.

Se utilizó la lámina de microtiras CER-10-0250-C1/C1 de Taconic.



Fig. 11 Circuito resultante con líneas de acople.

En la tabla 3, se listan las dimensiones de las lineas de microtira, optimizadas con la herramienta de sintonización de Microwave Office para obtener un circuito acoplado a 50Ω a la entrada y a la salida.

Tabla	3:	Dimensiones	de l	las	lineas	de	acople	de
entrada.								

Línea	Grosor (W)	Longitud(L)
1	lmm	16.6mm
2	1.16mm	15.7mm
3	1.05mm	10mm

Lás líneas de acople de entrada se pueden observar en la figura 12.



Fig. 12 Lineas de acople de entrada

Tabla	4	Dimensi	iones i	de	las	lineas	de	acopi	e a	le
salida.										

Línea	Grosor (W)	Longitud(L)
1	lmm	5.8mm
2	1.03mm	31.4mm
3	1.14mm	19mm

Las líneas de acople de salida se pueden observar en la figura 13.



Fig. 13 Lineas de acople de salida

Universidad de Pamplona

4.3 Simulación del circuito en Microwave Office

La figura 14 muestra el valor del Vce y la corriente Ic simulados en Microwave Office, como se mencionó anteriormente, los valores de estas magnitudes se vieron modificadas debido al cambio de los valores de los resistores utilizados.

Frequency (MHz)	DC(I_METER.AMP Amplificador.AP_DC	VDC(V_METER.V Amplificador.AP_DC		
0	5.9423	2.9783		
	Fig.14 Vce e lc			

La figura 15 muestra las siguientes características del circuito mostradas en la Carta de Smith: El cuadro y el triángulo ubicados en el centro de la Carta representas las impedancias de entrada y salida del circuito, los círculos verdes representan la figura de ruido, como puede observarse, las impedancias se encuentran entre p5 y p5 lo cual indica que el circuito genera un ruido entre 1.723dB y 2.223dB, el circulo rojo y el circulo punteado representan los círculos de estabilidad. En la parte superior de la figura se observan en una tabla, los valores de las magnitudes y los ángulos de las impedancias de entrada y salida del circuito.



Fig.15 Impedancias de entrada y salida acopladas, figura de ruido y circulos de estabilidad

La figura 16 representa los Parámetros Scattering S11 (coeficiente de reflexión de la tensión del puerto de entrada) y S21(ganancia de la tensión en directa). Un valor pequeño del parámetro S11 indica que muy poca de la potencia de la señal que se tiene a la entrada del circuito está siendo

Universidad de Pampiona

reflejada hacia la entrada y un valor positivo de la magnitud de S21 indica la ganancia del circuito en la salida del mismo.

Frequency (IIINz)	Ang(5(2,1)) (Deg) Anglificador	(5(2.1)) Amplification	(S(1,1)) Amplificador			
900	-141.38	3.71/06	0.0088367			
Fig. 16 S21 y S11						

Como se observa en la figura 17, el circuito es incondicionalmente estable al evaluar el factor K>1 y el factor $\Delta<1$.

K() Amplificador	81() Amplificador
1.2312 imateur da autabil	0.73717
	K() Amplificador 1.2312 ámetros de estabil

3.4 Validación del Circuito.

Para validar el circuito, se aplicó una señal de 900MHz proveniente del generador de Radiofrecuencia Agilent 8648A, y se comprobó la amplificación de la misma en el analizador de espectro E4401B de Agilent.

La figura 18 muestra la señal de entrada del circuito, pueden observarse ciertas señales producto de señales generadas por una torre de comunicaciones móviles presentes en el edificio donde se realizaron las pruebas.



La figura 19 muestra la señal de salida del circuito una vez éste es alimentado, como puede observarse, la frecuencia de 900MHz es amplificada hasta obtener un pico de -22dBm, así mismo, un ancho de banda de aproximadamente 86MHz.

CIETA



Fig.22 Señal de salida con un ancho de banda amplificado

4. CONCLUSIONES

El diseño e implementación de circuitos que operan en altas frecuencias, exige al diseñador poseer una serie de conocimientos tanto conceptuales como matemáticos, los cuales deben ser previamente abordados para tener una mayor comprensión y éxito en los resultados de simulación e implementación. Conceptos como: microtiras, acople de impedancia y patrón de radiación son fundamentales en trabajos de alta frecuencia y deben ser tenidos en cuenta.

Para el diseño e implementación de la antena tipo parche en microtira, el valor de la constante dieléctrica es fundamental para encontrar las dimensiones de la misma. Durante el proceso de implementación, se realizaron 2 diseños de antena diferentes. El primero con una lámina con constante dieléctrica 3 (RO3003 de Rogers Corp) y el segundo con una lámina con una constante dieléctrica 10 (CER-10-0250-C1/C1 de Taconic.). Se pudo observar que, a mayor constante dieléctrica, las dimensiones de la antena disminuyen significativamente, comprobando así la relación de proporcionalidad inversa observada en las ecuaciones de las dimensiones (Eg 1 a 4).

También se pudo comprobar durante la fabricación y pruebas de las antenas, que éstas láminas de microtira, son muy susceptibles a ruidos externos, e incluso a daños físicos como rayones en la superficie de cobre; viéndose reflejados estas imperfecciones en el patrón de radiación que se obtuvo en la validación.

El software Microwave Office es una herramienta de gran ayuda, que permite optimizar los procesos de diseño antes de la implementación de la antena. Así mismo, se pudo comprobar que el patrón de Radiación obtenido en la simulación es similar a los patrones de radiación de éste tipo de antenas, de acuerdo con los resultados observados en la validación a través del Módulo de Antenas de FESTO. Para el diseño del circuito amplificador de bajo ruido, se debe revisar toda la bibliografia posible para realizar una correcta elección tanto del transistor, la red de polarización, el punto de operación; dado que existe muchas posibilidades para trabajar, cada una ofrece diferentes resultados teóricos y se debe realizar una elección acorde con las necesidades del diseño.

El acople de impedancia con lineas de Microtiras, como se pudo observar en las simulaciones, mejoró las características del circuito, reflejados en los parámetros Scattering S21 el cual al tener un valor positivo indica que el circuito amplifica y S11 el cual al tener un valor pequeño indica una reflexión de la señal de entrada hacia la fuente minima, así como en los parámetros de estabilidad B y K los cuales indican que el circuito no hará que la señal amplificada tenga corrimientos de fase o variaciones de amplitud.

El circuito amplificador, además de amplificar la frecuencia de 900MHz, amplifica también ciertos armónicos. Se recomienda el diseño e implementación de un filtro pasa-bandas altamente selectivo para la frecuencia de operación.

Dada a la operación en alta frecuencia de los circuitos diseñados, se recomienda: el apantallamiento de cada uno de las etapas del circuito amplificador y la utilización de lineas de transmisión para RF que incluyen un apantallamiento especial, esto para minimizar las pérdidas por dispersión e interferencias externas.

Para realizar una posterior validación del circuito amplificador y de la antena, se recomienda el uso del Analizador Vectorial de Redes, como se utilizó en el proyecto: "Metodología de diseño y construcción de prototipos amplificadores de microondas para la banda de radiofrecuencia UHF" (Perez, 2012).

Los trazados prototipo de los circuitos, se elaboraron con la máquina Circuit Board Plotter ProtoMat S63 de LPKF Laser & Electronics AG de la Universidad de Pamplona. Los trazados finales, fueron fabricados con la colaboración y orientación del Grupo de investigación y Desarrollo en Telecomunicaciones de la Universidad Francisco de Paula Santander, Cúcuta (GIDT), empleando la máquina EP2006 PCB Portotype Machine de Exercrecision, TECH CO. LTD.

Es recomendable revisar los requerimientos de las máquinas de circuitos, identificando el correcto grosor de la lámina de RF, con el objetivo de

Universidad de Pampiona

CIETA

